

Rivelatori a semiconduttore

Giuliana Rizzo - Universita' di Pisa

Applicazioni in fisica delle alte energie

Outline

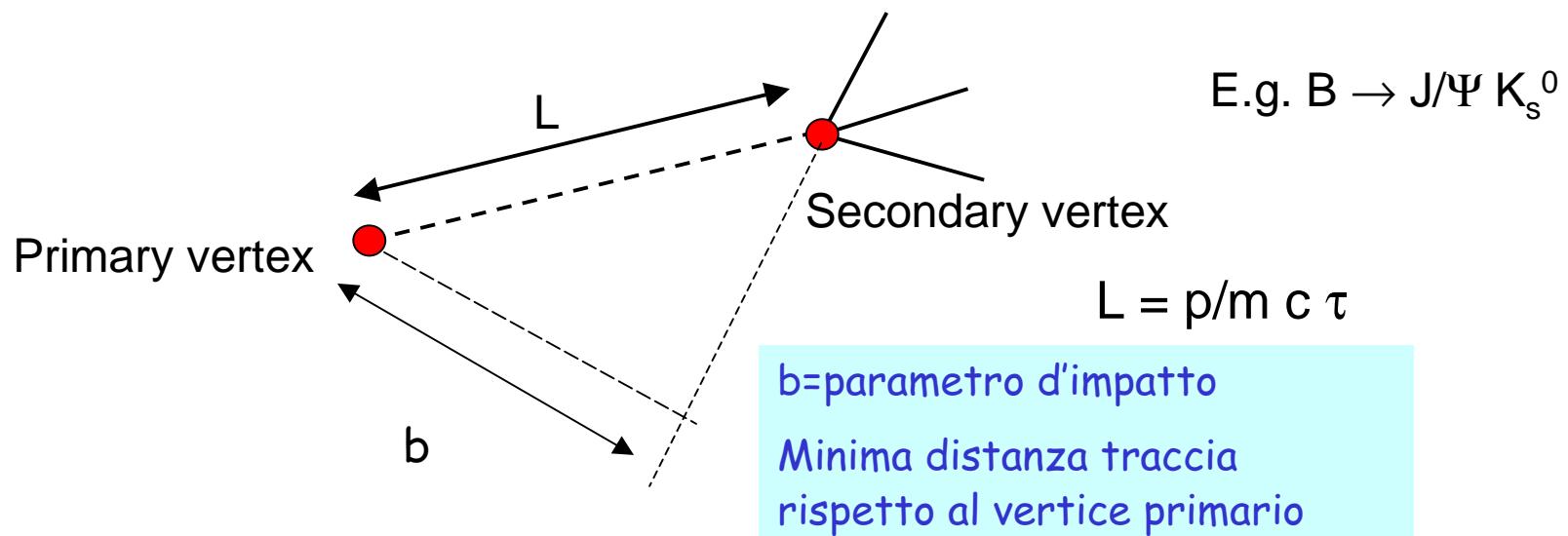
- Motivazioni
- Un po' di storia
- Principio di funzionamento e caratteristiche rivelatori a strip
 - semiconduttori e giunzione p-n
 - funzionamento e scelte tecniche
 - Processo di fabbricazione
 - segnale e rumore
 - risoluzione spaziale
- Esempio di un rivelatore a strip: SVT di BABAR
- Altri rivelatori a semiconduttore:
 - Pixel, Silicon drift chamber, CCD, 3D, pixel monolitici

Rivelatori a semiconduttore

- Utilizzati da tempo in fisica nucleare per misure di energia
- In fisica delle alte energie sono stati utilizzati a partire dagli anni '80 come rivelatori di posizione (tracciatura di particelle).
- Grazie alle peculiarita' di questi rivelatori (ottima risoluzione spaziale, compattezza, velocita'):
 - e' stato possibile lo studio della fisica dei flavour pesanti
 - sono fondamentali nei sistemi di tracciatura di tutti gli attuali e futuri esperimenti HEP

Particelle con flavour pesate (B, D, tau):

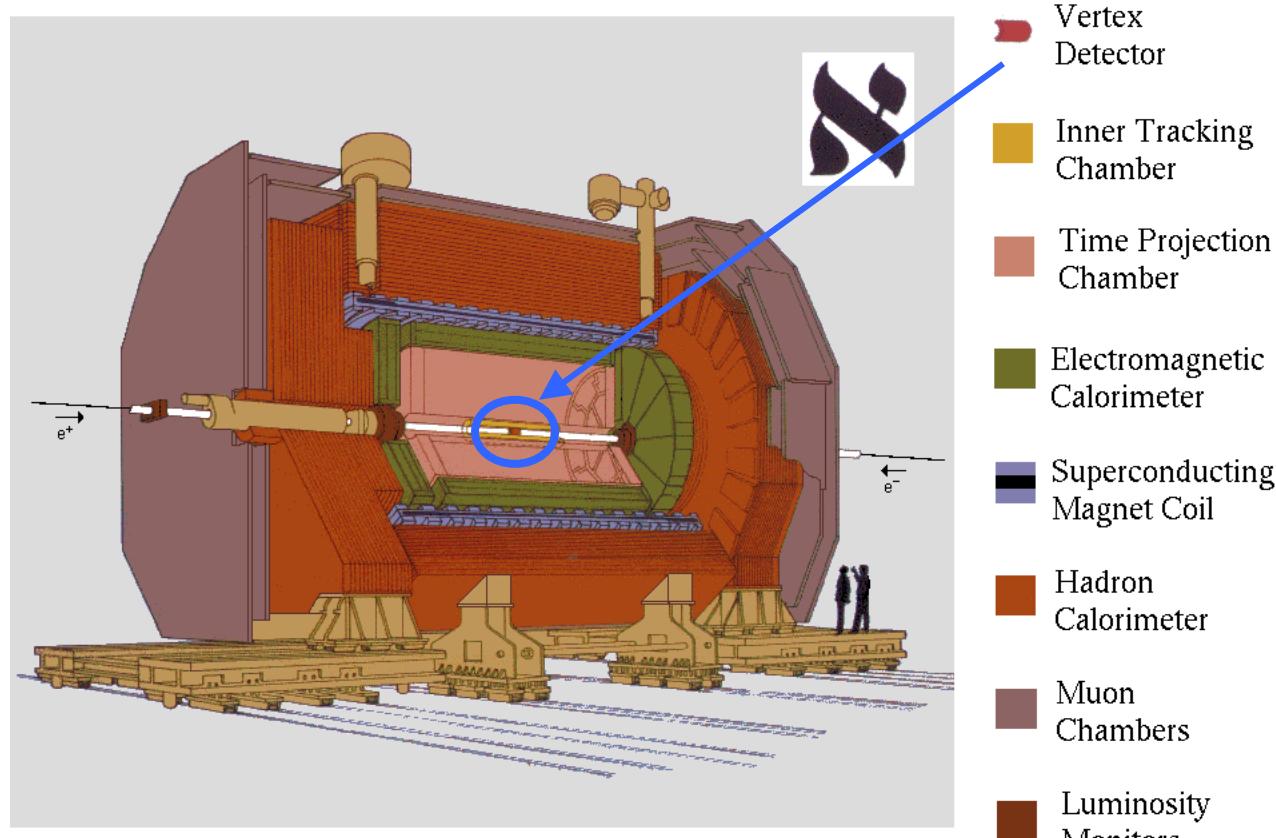
- Vita media dell'ordine di 1 ps
- Decadono a circa 1 mm dal vertice primario dell'interazione producendo vertici secondari
- Le tracce che provengono da vertici secondari hanno elevato parametro d'impatto



Rivelatori al silicio nel cuore del sistema di tracciatura

- Forniscono punti ad elevata risoluzione vicino alla zona d'interazione per estrapolare le tracce al punto d'interazione o nelle vicinanze
- Migliorano la risoluzione sul parametro d'impatto e permettono la ricostruzione dei vertici secondari
- Fondamentali per la fisica dei flavour pesanti:
 - Identificazione di eventi di b in presenza di tracce ad alto parametro d'impatto
 - Misure di vita media dalla ricostruzione della lunghezza di decadimento o del parametro d'impatto

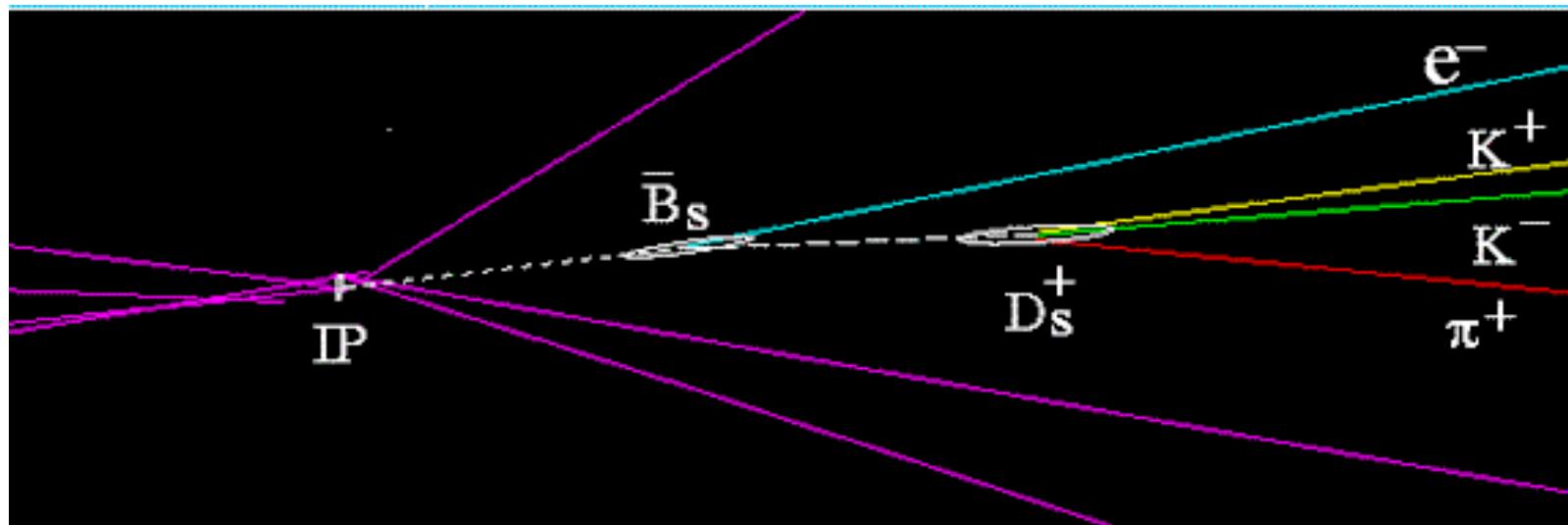
ALEPH



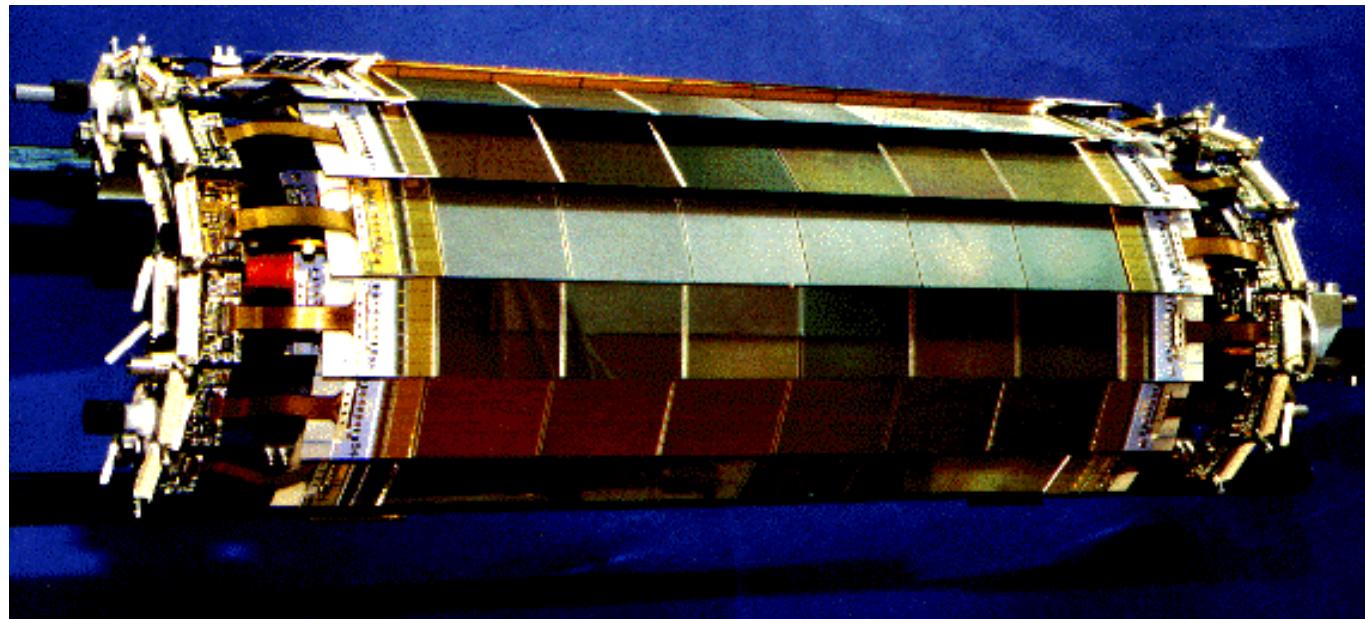
The ALEPH Detector

B-physics

- Detecting vertices ...



ALPEH - VDET (the upgrade)



- 2 silicon layers, 40cm long, inner radius 6.3cm, outer radius 11cm
- $300\mu\text{m}$ Silicon wafers giving thickness of only $0.015X_0$
- S/N $r\Phi = 28:1$; $z = 17:1$
 $\sigma_{r\phi} = 12\mu\text{m}$; $\sigma_z = 14\mu\text{m}$

Risoluzione sul parametro d'impatto per tracce ricostruite con 2 hits nel rivelatore di vertice (ALEPH)

$$\sigma_b = 25 \mu m + \frac{95 \mu m}{p(GeV/c)^{-1}}$$

Senza hit in VDET tracce a 45 GeV/c $\sigma_b = 110 \mu m$

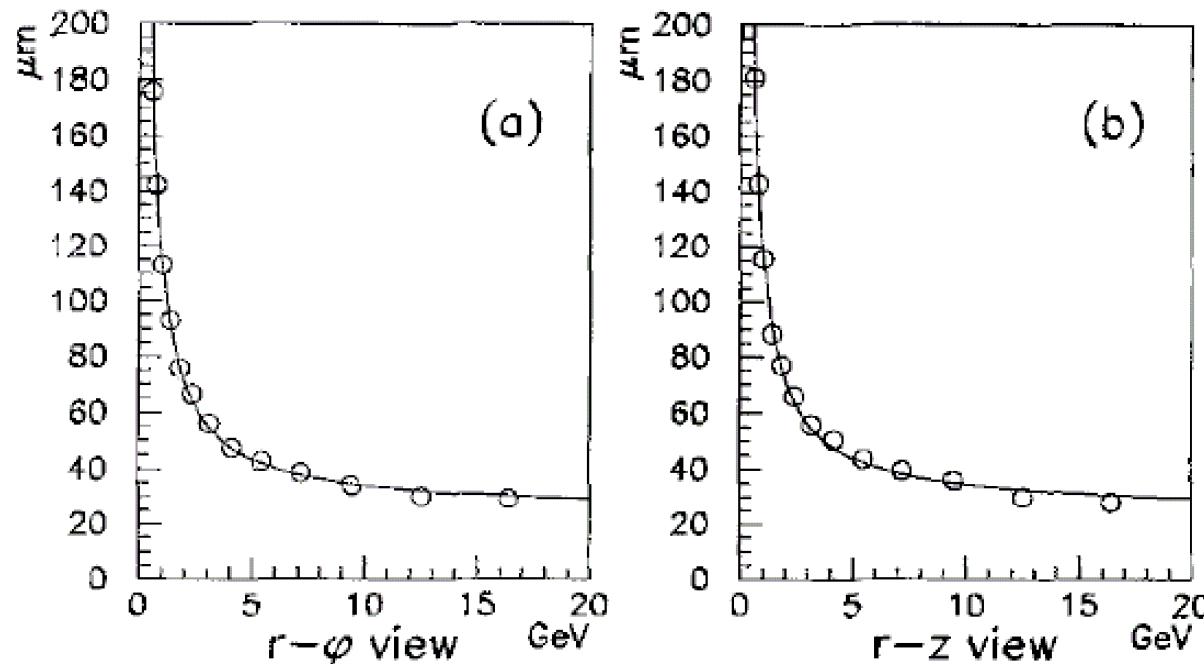
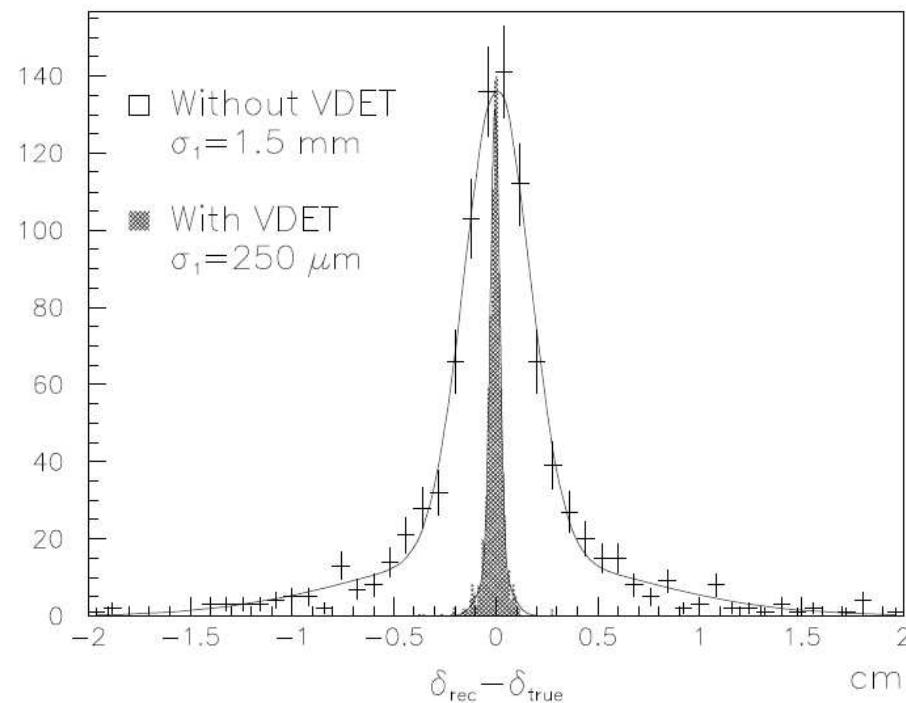


Fig. 15. The impact parameter resolution for tracks with VDET hits in two layers as a function of their momentum.

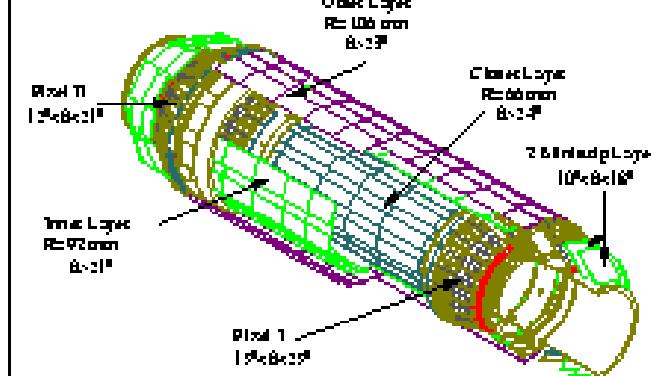
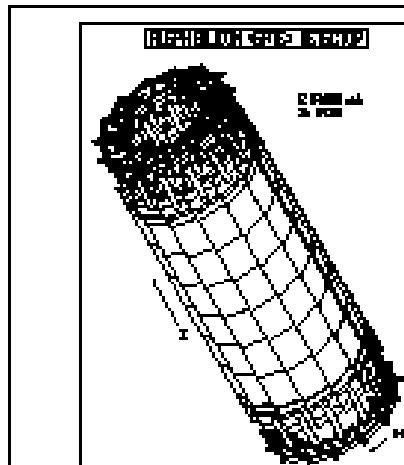
Risoluzione sulla lunghezza di decadimento con e senza VDET (ALEPH)



LEP: Aleph started the game first,
immediately followed by the others

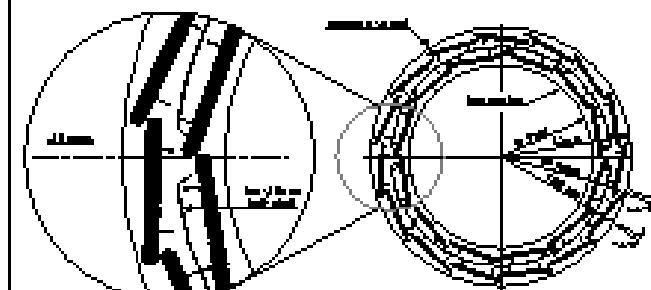
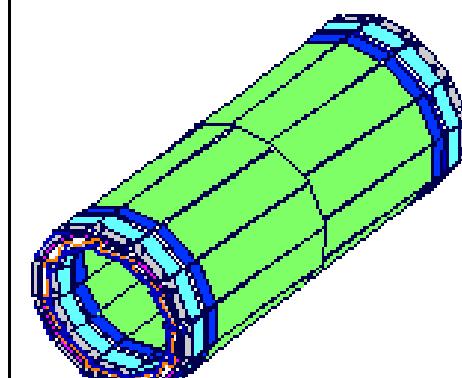
1986-2000

ALEPH
VDETII



DELPHI
Si Tracker

OPAL
μVTX3



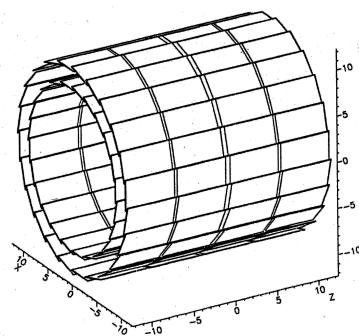
L3
SMD

The trackers were also upgraded
during the lifetime of the experiments

1986-2000

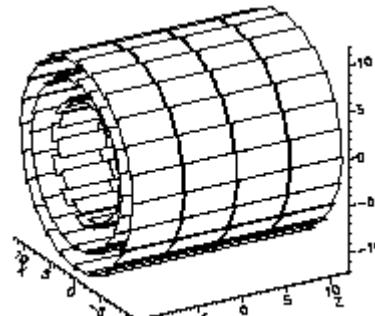
1989-1990

192 detectors (all s-s)
55296 readout channels



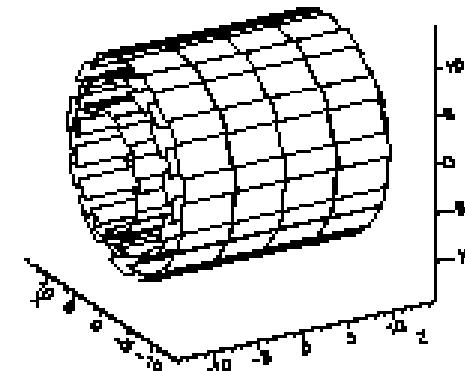
1991-1993

288 detectors (all s-s)
73728 readout channels



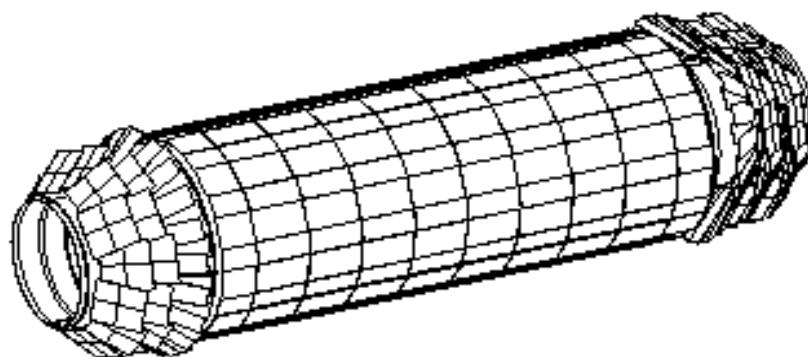
1994-1995

288 detectors (96 s-s, 192 d-s)
125952 readout channels



1996-2000

From A. Zalewska



888 detectors,
1399808 readout channels:

736 strip detectors with
174080 readout channels

1225728 pixels

The timescale of evolution...

H. Sadrozinski, Application of Silicon Detectors, IEEE Trans NS-48, nr. 4 (2001), 933

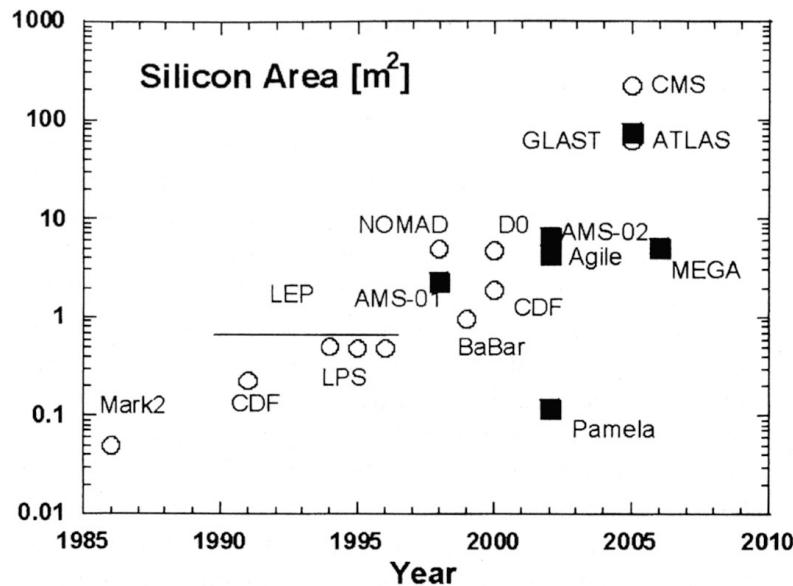


Fig. 4. The rise of the silicon detector: area of silicon detectors in experiments as a function of time. The full squares denote space-based instruments. The exponential growth of the area with time is an expression of Moore's law.

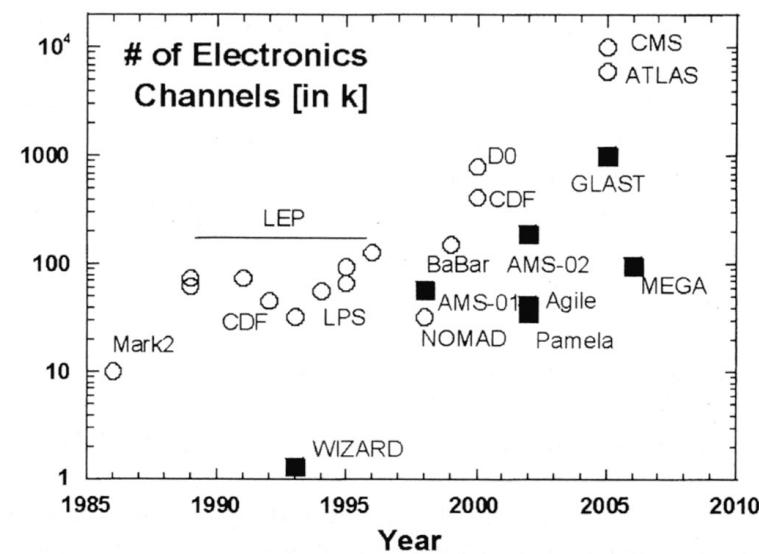


Fig. 5. The rise of the silicon detector: number of electronics channel of silicon detectors in experiments as a function of time. The full squares denote space-based instruments. The exponential growth of the number of channels with time is an example of a "Moore's plot."

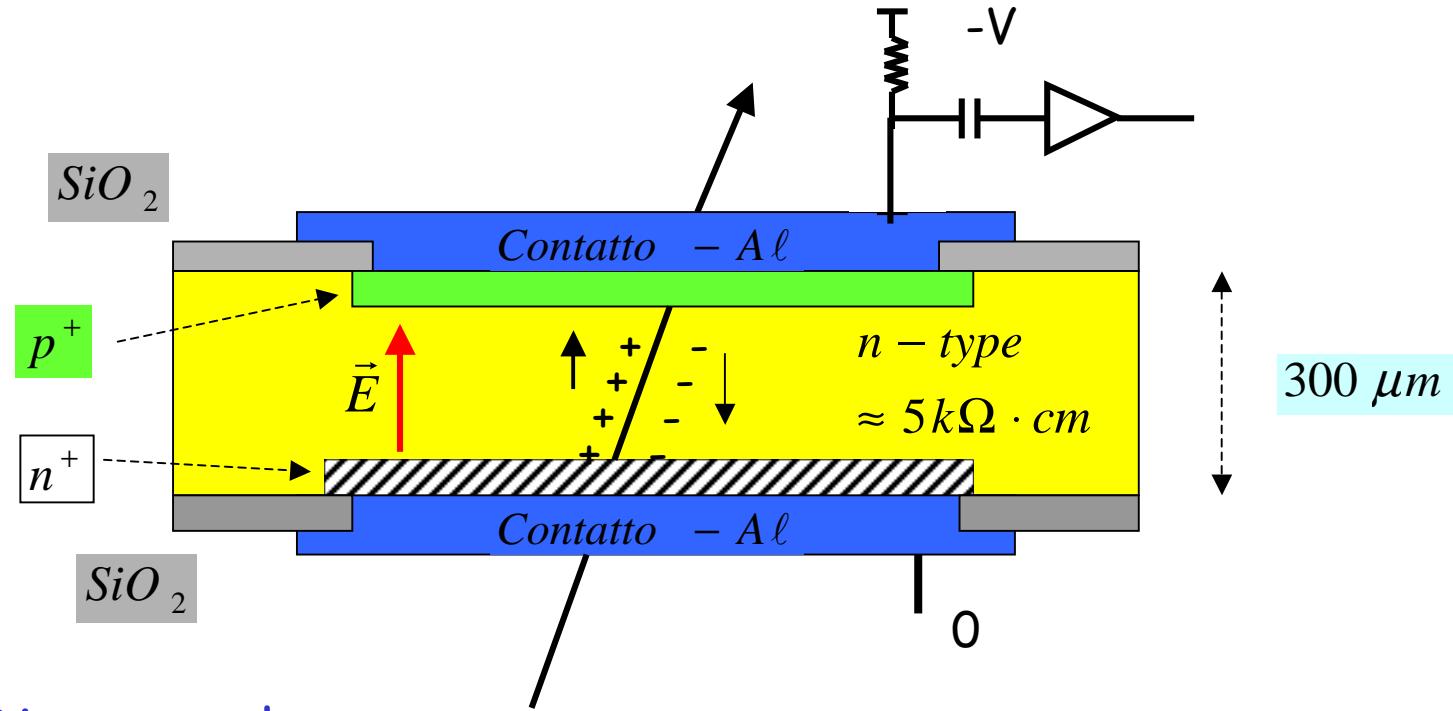
Perche' il silicio per la tracciatura?

- Permette elevata segmentazione e precisione di pochi um sul punto
- Alta velocita' (raccolta' di carica in ~ 10 ns)
- Bassa energia (3.6 eV) per creare coppia elettrone- lacuna (~ 30 eV gas)
- Alta densita' e numero atomico:

$$\rho = 2.33 \text{ g/cm}^3 \quad dE/dx_{MIN} = 1.66 \text{ MeV/g} \cdot \text{cm}^{-2}$$

- rilascio di energia in 300 um di Si ~ 24000 e-h
- Solido e compatto

Camere a ionizzazione a stato solido



- Rispetto al gas:
 - Più denso \rightarrow più sottile (300 μm di Si)
 - Carica sufficiente senza moltiplicazione
 - Utilizza I portatori di entrambi I segni
 - Bassa energia di ionizzazione

Domande

- Quanta energia perde la particella
- Quanta carica produce
- Quanta carica riesco a raccogliere
- Riesco a distinguerla da rumore

Parametro fisico

$$\rho, Z, \text{ spessore}$$
$$dE/dl = \rho \times 1.66 \text{ MeV/g} \cdot \text{cm}^{-2}$$

- E_I = Energia di ionizzazione
 $Q = q \cdot \Delta E / E_I$
- Mobilità
Vita media dei portatori
Intrappolamento
- Corrente di leakage
Rumore elettronico

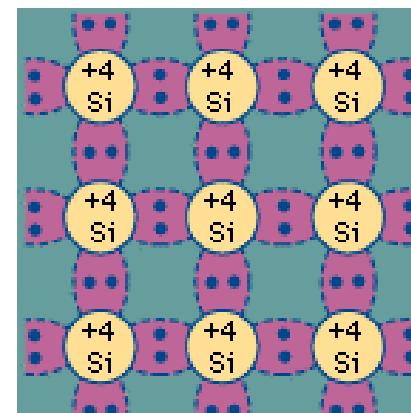
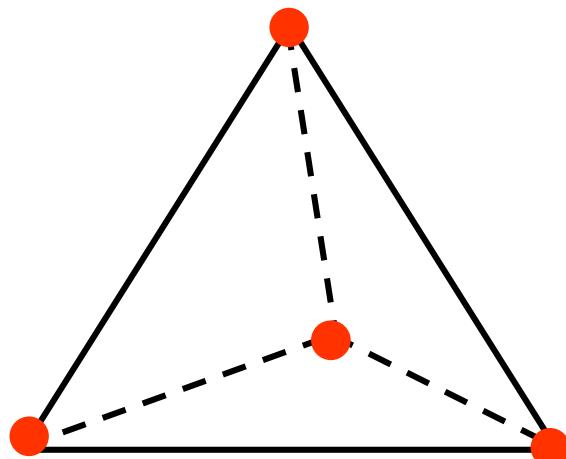
E' necessario:

- Energia di ionizzazione piccola
 - $E_i < 20-30$ eV
- Mobilità elevata
- Vita media dei portatori elevata
 - $\tau > 100$ us
- Leakage basso
 - Pochi portatori liberi a temperatura ambiente
- Queste caratteristiche si trovano in Si, Ge, GaAs (**semiconduttori**)

Cristallo di Silicio

Gli elettroni di valenza sono usati per costruire il legame fra due ioni adiacenti. Silicio e germanio (i semiconduttori più comuni) hanno legami covalenti.

Sia il silicio che il germanio hanno una struttura cristallina come indicato, cioè hanno un legame tetravalente.

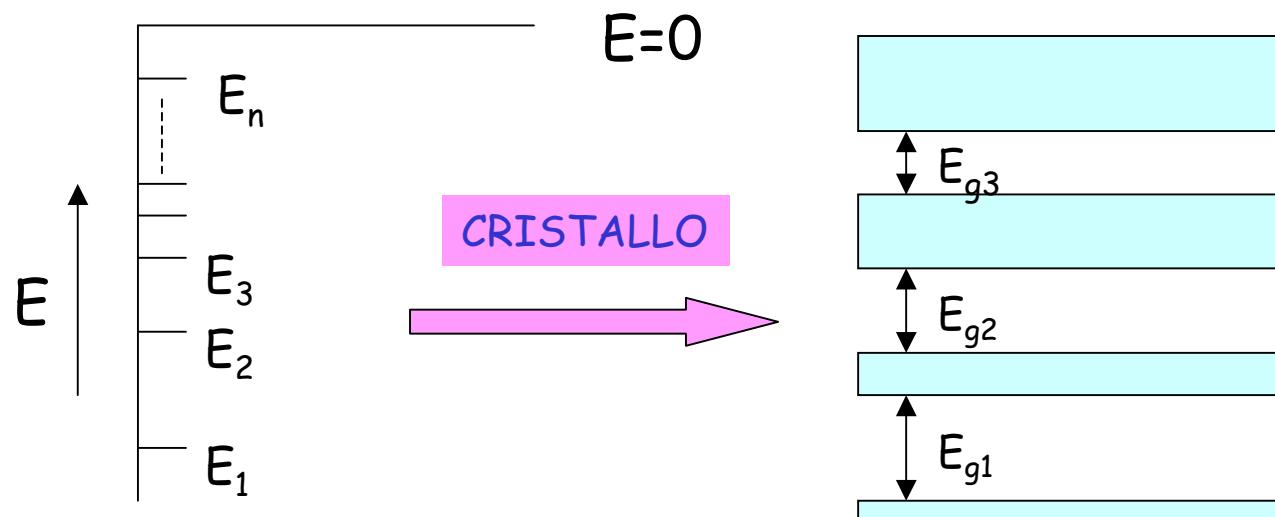


Il silicio ha in totale 14 elettroni di cui 4 di valenza → il nucleo ionico ha carica +4.

Siccome gli elettroni di valenza servono ad unire gli atomi adiacenti, sono strettamente legati al nucleo a 0 K → bassa conducibilità.

Struttura a bande nei cristalli

- La struttura cristallina trasforma I livelli atomici discreti in bande di energia continue



- La struttura delle bande (gap, larghezze) dipende dal tipo di cristallo
- L'occupazione delle bande dipende dal numero di elettroni disponibili (posizione nella tavola periodica)
- L'ultima banda completamente occupata è detta di valenza, quella successiva di conduzione

Conduttori, Semiconduttori, Isolanti

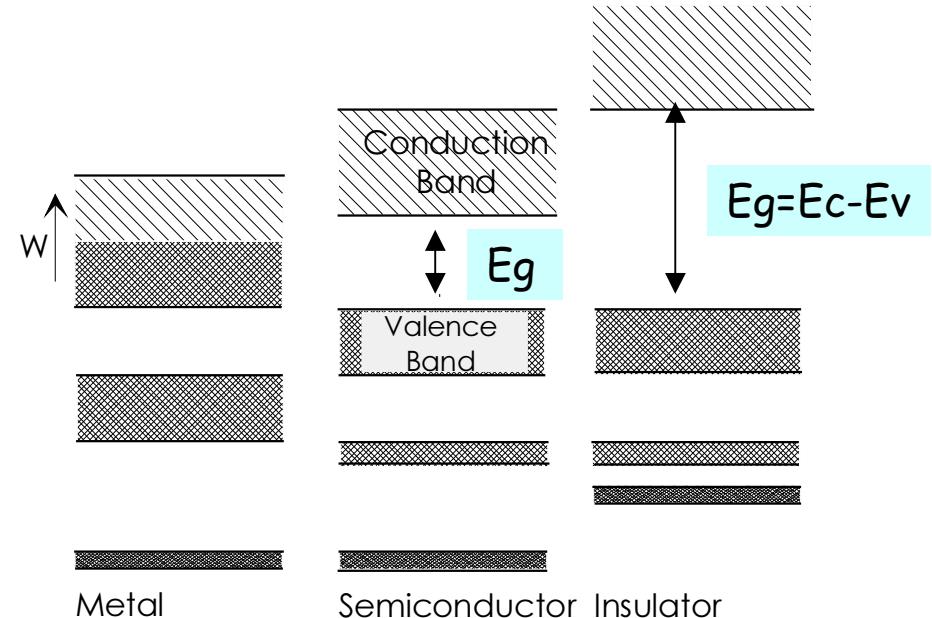
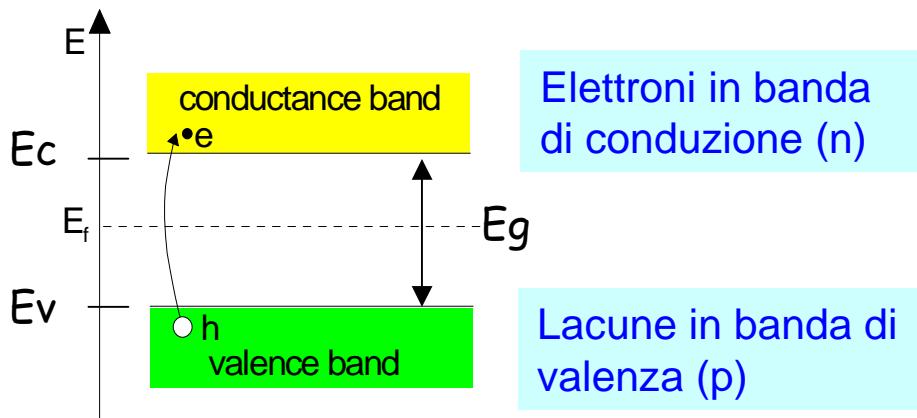
- In un metallo banda di conduzione e di valenza sono sovrapposte. → molti elettroni liberi e alta conducibilità. ($n \sim 10^{22}$ elettroni/cm³)

In semiconduttori ed isolanti banda di valenza e di conduzione sono separate:

Isolanti $Eg \geq 5$ eV

Semiconduttori $Eg \leq 1$ eV

(Si $Eg=1.12$ eV, Ge $Eg=0.67$ eV)



- Per eccitazione termica si hanno transizioni di e- tra banda di valenza e conduzione.
- La conducibilità dipende da entrambi i portatori (n e p) e cresce al crescere della temperatura.

Mobilita' e Resistivita'

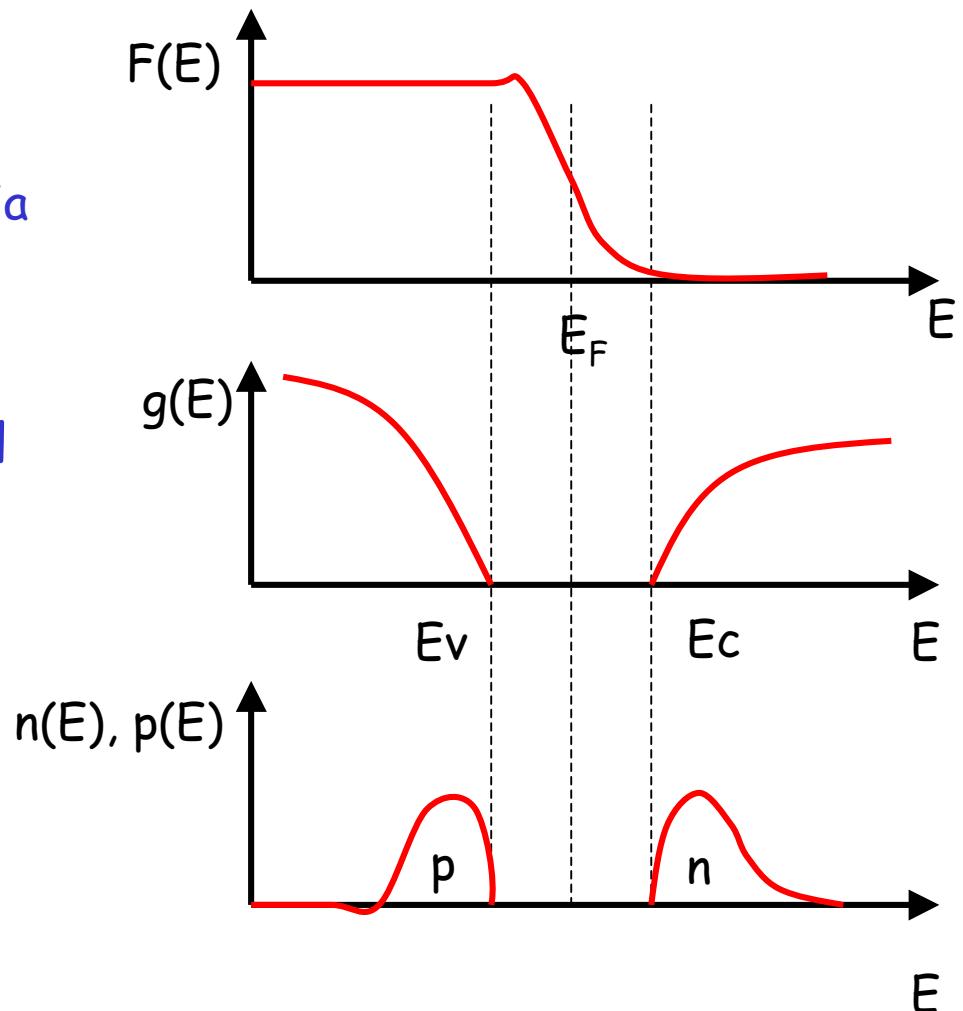
- Mobilita': $\mu_{e,h} = v_{e,h} / E$
 - μ dipende dal campo E (saturazione per alti campi) e dalla densita' di drogante

	Si	Ge
$\mu_e \text{ cm}^2/\text{Vs}$	1350	3900
$\mu_h \text{ cm}^2/\text{Vs}$	480	1900

- Resistivita'
$$\rho = \frac{1}{q(\mu_n n + \mu_h p)}$$
- Semiconduttori estrinseci (puri)
 - Si $\rho = 230 \text{ K}\Omega\text{cm}$, Ge $\rho = 45 \text{ }\Omega\text{cm}$

Portatori all'equilibrio termico

- Probabilita' di occupazione:
Fermi-Dirac $f(E)$
 - Livello di fermi E_F = energia per cui si ha probabilita' di occupazione 1/2
- Densita' degli stati $g(E)$: dal calcolo delle bande ("stato solido")
- Densita' di portatori:
 $n(E) = f(E) \cdot g(E)$
 $p(E) = [1-f(E)] \cdot g(E)$
- Nei semic. Intriseci $n=p$



Densita' di portatori in semiconduttori intriseci

- Nei semiconduttori intrinseci (non drogati):

$$np = n_i^2 = N_c N_v \exp\left(\frac{-E_g}{kT}\right)$$



- Densità degli stati ai bordi delle bande
- Fattore termico: raddoppio ogni 8°C
- Livello di Fermi a metà della gap
- Per Si (a Temp ambiente) $n_i=1.5*10^{10} \text{ cm}^{-3}$

Semiconduttori drogati

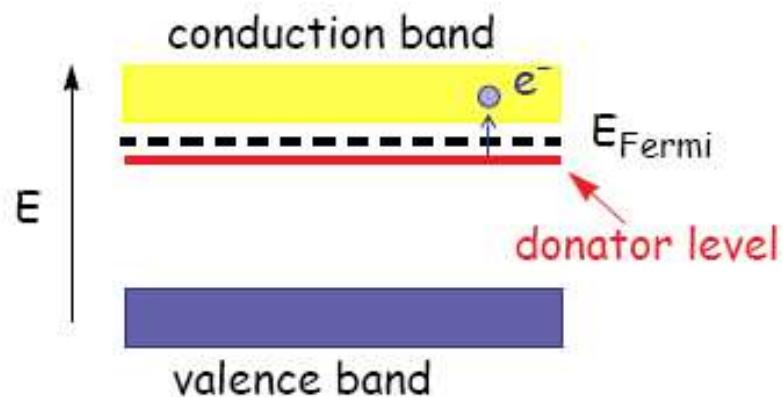
- Drogaggio: sostituzione di un atomo del cristallo con un elemento diverso (semiconduttori estrinseco)
- Droganti introducono livelli energetici:
 - Pieni vicini a E_c = tipo n = donori (V gruppo: 5 e- valenza: P,As)
 - Vuoti vicini a E_v = tipo p = accettori (III gruppo: 3 e- valenza: B, Ga)



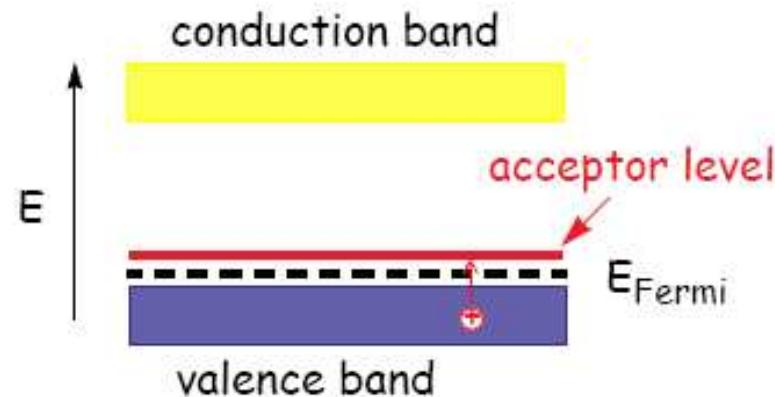
Doping of Semiconductors

By adding small amounts of impurities to semiconductors their conductivity can be changed drastically:

By adding elements from group V
(donator, like As)
one obtains n - type



By adding elements from group III
(acceptor, like B)
one obtains p - type



Densita' di portatori in semiconduttori drogati

- Legge di azione di massa sempre valida $n \cdot p = n_i^2$
- Livello di Fermi nei semiconduttori drogati si sposta verso Ec (tipo n) o verso Ev (tipo p):
 - $n = n_i \cdot \exp[(E_F - E_i)/kT]$
 - $p = n_i \cdot \exp[(E_i - E_F)/kT]$
- Assunzioni:
 - Semiconduttori tipo n:
 - Livelli donori tutti ionizzati $n = N_D$ = portatori maggioritari
 - n = elettroni in b. conduzione, N_D = densita' di drogante donore
 - Densita' di lacune (portatori di minoranza) $p = n_i^2 / N_D$
 - Semiconduttori tipo p:
 - Livelli accettori tutti occupati $p = N_A$ = portatori maggioritari
 - p = lacune in b. valenza, N_A = densita' di drogante accettore
 - Densita' di elettroni (portatori di minoranza) $n = n_i^2 / N_A$

Riassunto proprietà del Si

- Nel silicio puro $E_g = E_c - E_v = 1.12 \text{ eV}$ ed $n_i = 1.45 \times 10^{10} \text{ cm}^{-3}$ a temperatura ambiente. Nei silici drogati (n o p) anche compensati ($n = ND - NA$) non si riesce a ridurre la densità di portatori al di sotto di 10^{11} cm^{-3}
- In un silicio di superficie 1cm^2 e spessore $300\mu\text{m}$ abbiamo 4.5×10^8 portatori di carica, ma una particella al minimo (MIP) crea circa 2.4×10^4 coppie e-h $\rightarrow S/N \sim 10^{-4} \rightarrow$ impossibile vedere un segnale.
- Il controllo del leakage non è possibile con il droggaggio uniforme
- Si può migliorare la situazione raffreddando il silicio (non molto pratico) o svuotandolo (depleting) \rightarrow nella regione di svuotamento o di carica spaziale la densità di portatori liberi è molto ridotta

La giunzione p-n

Consideriamo 2 pezzi di silicio uno di tipo **p** e l'altro di tipo **n** e attacchiamoli l'uno all'altro.

Normalmente il **p⁺** è più drogato dell'**n**.

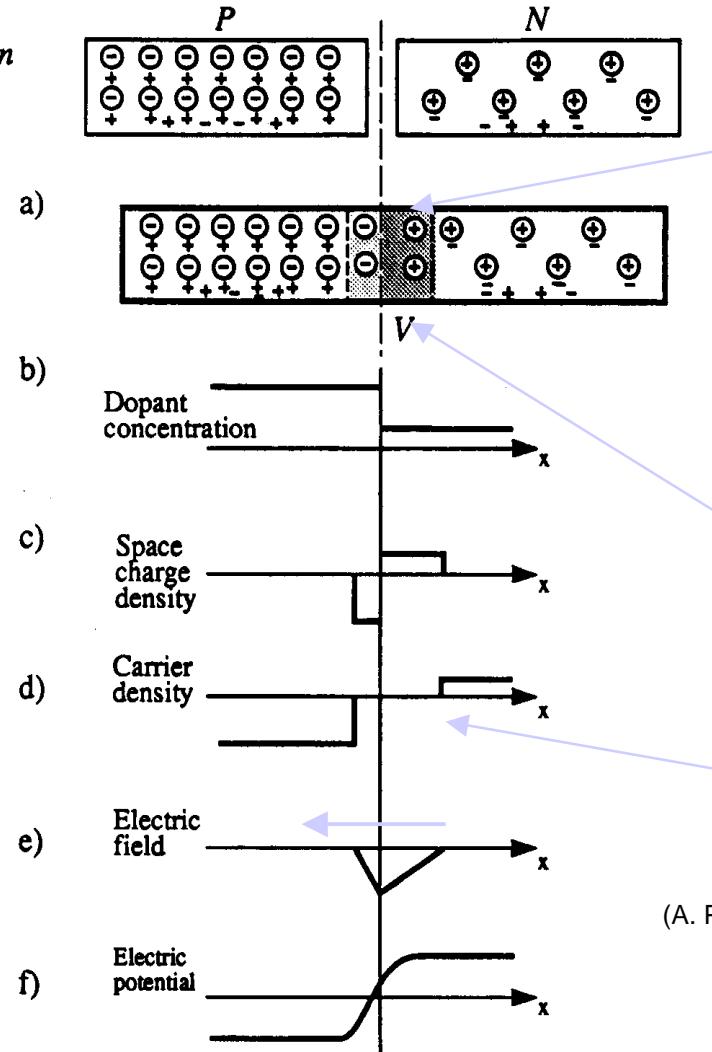
Valori tipici di droggaggio sono: $10^{12}/\text{cm}^3$ (**n**) e $10^{15}/\text{cm}^3$ (**p**) (molto minori che nei circuiti integrati e diodi o transistor, nei quali la concentrazione è $\sim 10^{17(18)}/\text{cm}^3$)

Nella fabbricazione del silicio utilizzato per rivelatori è fondamentale il controllo del livello di impurezze.

10^{22} atomi/ cm^3 , droggaggio $10^{12}/\text{cm}^3 \Rightarrow$ impurezze al di sotto di 1 parte in 10^{11}

- ⊖ Acceptor ion
- ⊕ Donor ion
- ⊕ Hole
- Electron

THE PN JUNCTION



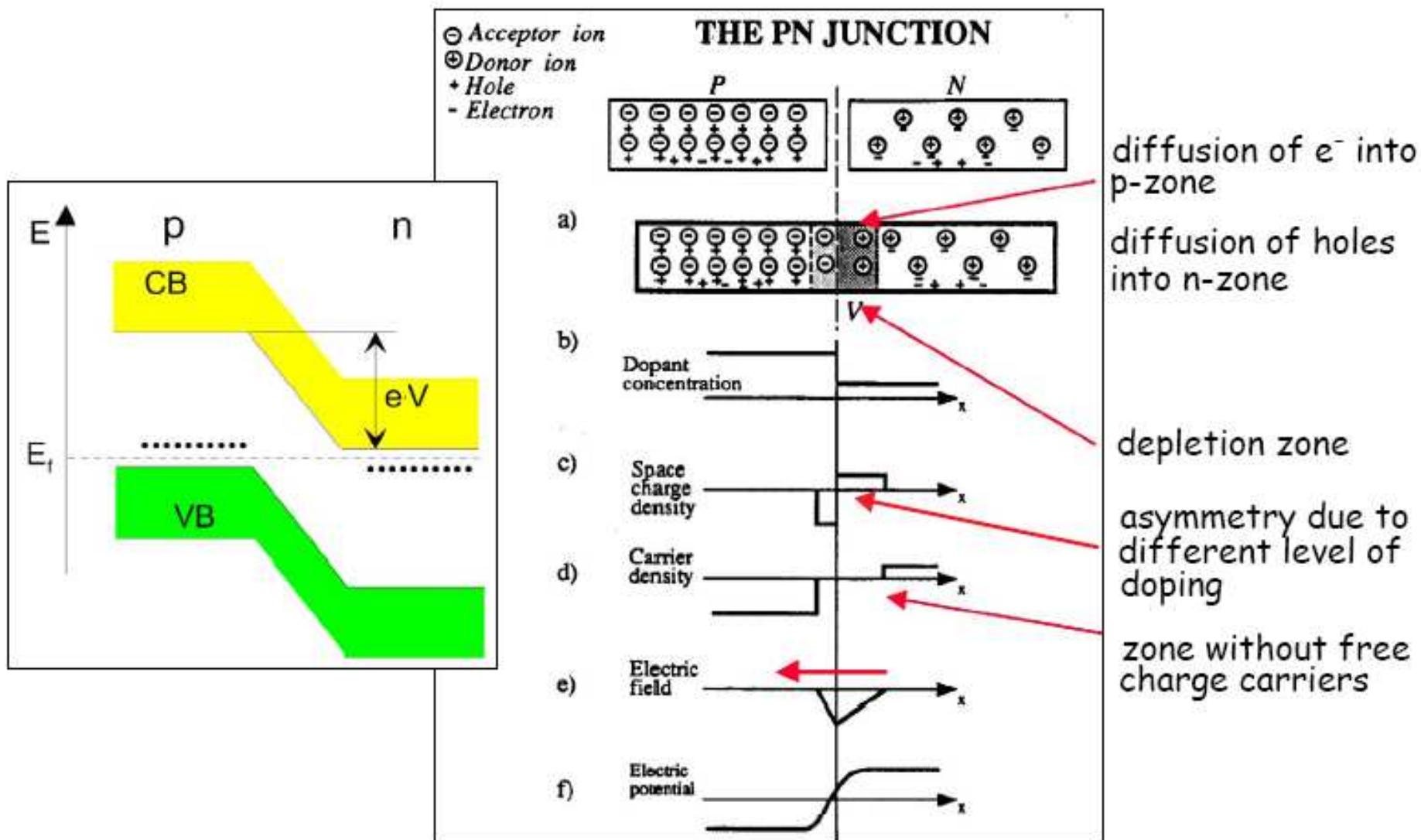
Gli elettroni diffondono nel p , le lacune nell'n
→ si crea una differenza di potenziale → la diffusione si ferma

Regione di svuotamento non ci sono portatori di carica liberi.

Nessuna carica libera nella regione di svuotamento

(A. Peisert, Instrumentation In High Energy Physics, World Scientific)

pn - Junction



Giunzione non polarizzata

L'altezza della barriera di potenziale V_d è :

$$V_d = \frac{kT}{q} \ln \frac{N_a N_d}{n_i^2} \approx 600 \quad mV$$

la zona di svuotamento è in genere piccola:

$$x_n = \left(\frac{2\epsilon V_d}{qN_d \left(1 + \frac{N_d}{N_a} \right)} \right)^{1/2}$$
$$x_p = \left(\frac{2\epsilon V_d}{qN_a \left(1 + \frac{N_a}{N_d} \right)} \right)^{1/2}$$

Si è risolta l'equazione di Poisson
 $d^2V/dx^2 = -\rho(x)/\epsilon$ e si è assunta una
densità di carica $\rho(x)$ uniforme .

$$\rho(x) = qN_D \quad \text{per } 0 < x < x_n$$

$$\rho(x) = qN_a \quad \text{per } -x_p < x < 0$$

Se $N_a \gg N_d$ $x_n \gg x_p$ la zona di svuotamento è quasi tutta dal lato della
giunzione n (meno drogata) quindi:

$$d \approx x_n \approx \left(\frac{2\epsilon V_d}{qN_d} \right)^{1/2}$$

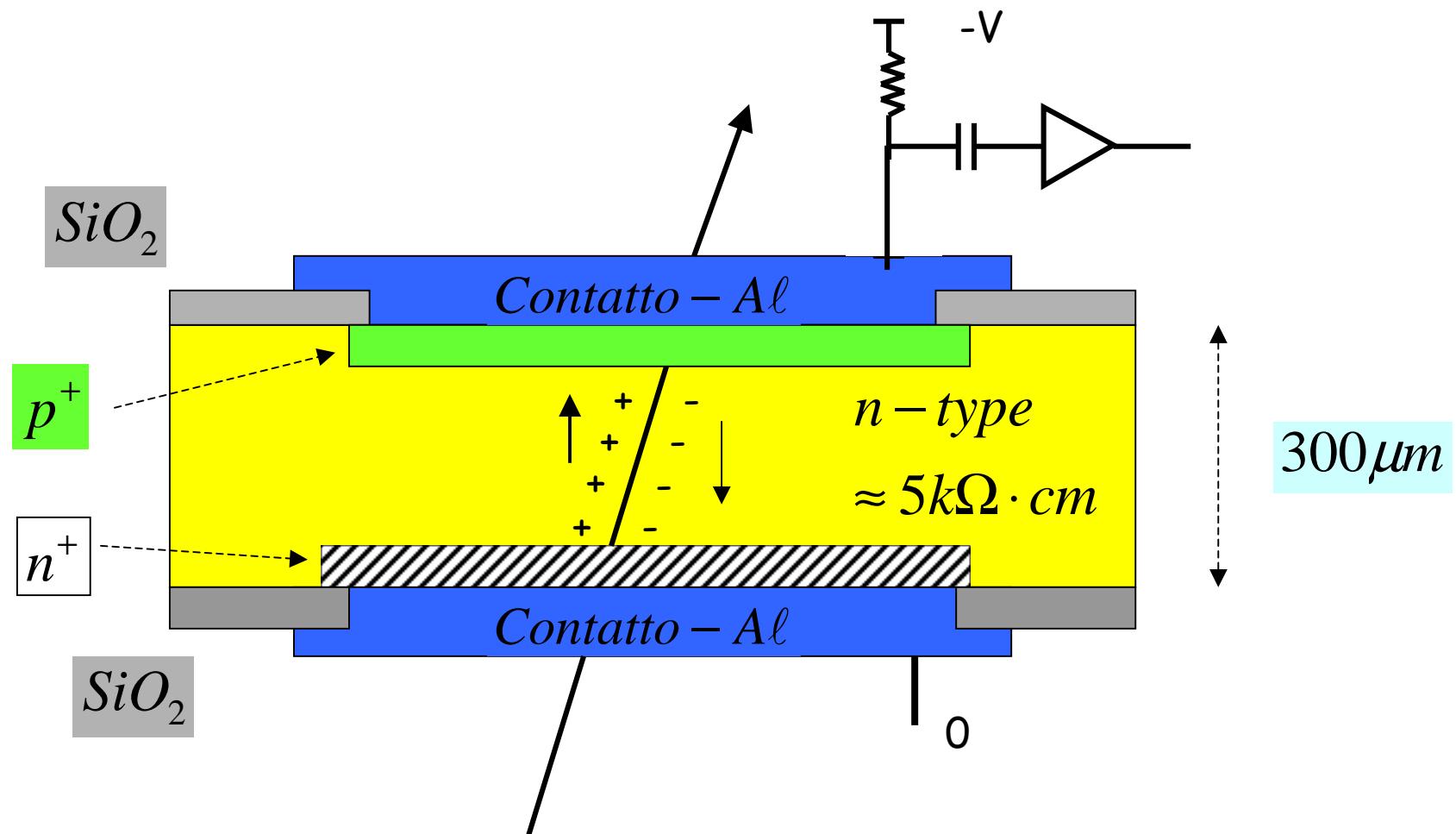
Giunzione polarizzata inversamente come rivelatore di particelle

- Polarizzando inversamente il diodo ($V_B \sim 100V$ a n+) → la zona di carica spaziale in cui è presente il campo elettrico si estende → diodo completamente svuotato $d \sim x_n \sim (2\epsilon V_B / qN_d)^{1/2}$

$$x_d = \sqrt{2\epsilon\mu} \cdot \sqrt{\rho V} = 0.53 \mu m \cdot \sqrt{\rho(\Omega cm) \cdot V(V)}$$

- Il deposito di energia nella zona completamente svuotata, dovuto al passaggio della particella carica, crea delle coppie libere e-lacuna.
- Nel campo elettrico, gli elettroni derivano verso il lato n, le lacune verso il lato p inducendo un segnale sugli elettrodi di raccolta → corrente rivelabile
- La zona svuotata dai portatori è la parte attiva del rivelatore perché il campo $E \neq 0$

Schema di rivelatore al Silicio

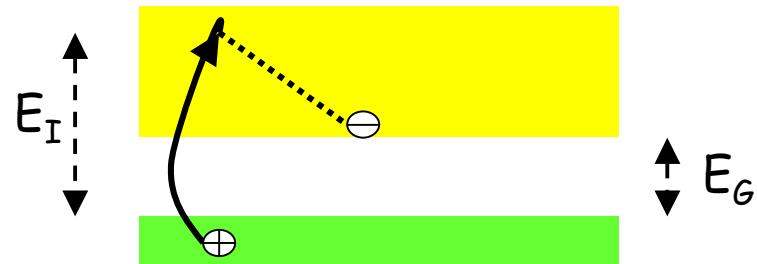
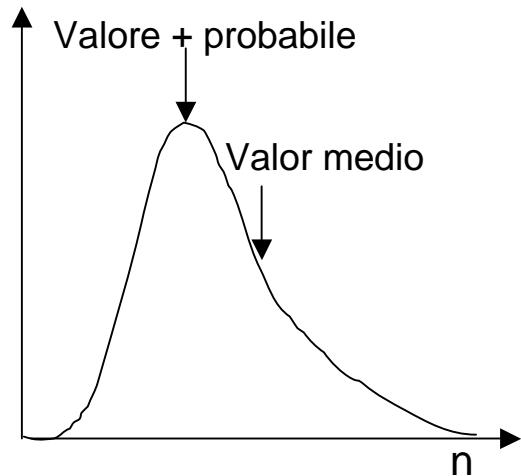


Motivazioni scelte tecniche

- Silicio n-type $5 \text{ k}\Omega\cdot\text{cm}$: Disponibilita' e costo
- Drogaggio n+: definisce la fine della zona svuotata e forma un buon contatto ohmico
- Drogaggio p+: per fare la giunzione
- Contatto Al: collegamento elettrico, Al facile da depositare e forma buon contatto
- Ossido SiO_2 : Passivazione evita che alla superficie del Si restino legami non chiusi che formano centri di intrappolamento e generazione
- 300 um: tecnologia elettronica OK (300-1000um)

Rilascio di carica nel Silicio

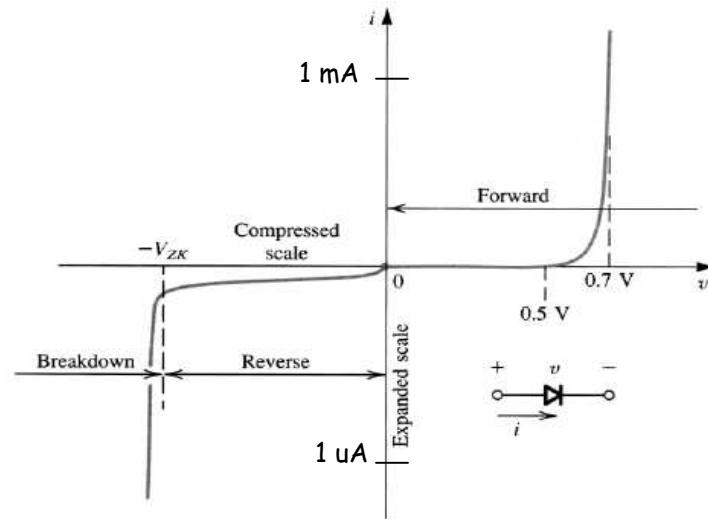
- $E_I = 3.6 \text{ eV} (> E_g)$
 - transizioni indirette



- M.I.P. rilasciano:
 - 24000 e- / 300 um
 - Fluttuazioni di Landau

- Necessita' di
 - basso leakage
 - Elettronica a basso rumore

Contributi alla corrente di leakage

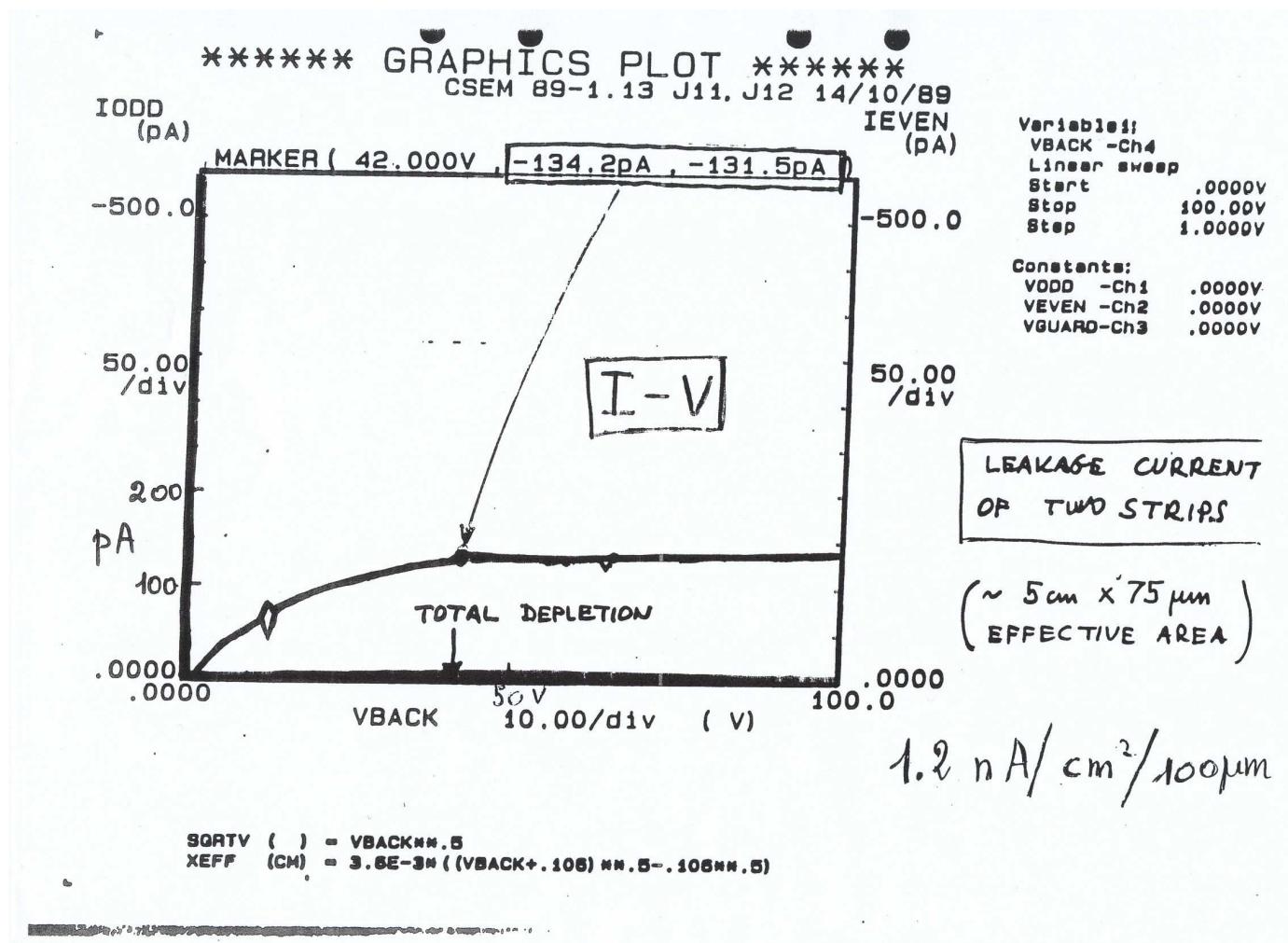


$$I = I_0(e^{qV/kT} - 1)$$

The diode $i-v$ relationship with some scales expanded and others compressed in order to reveal details.

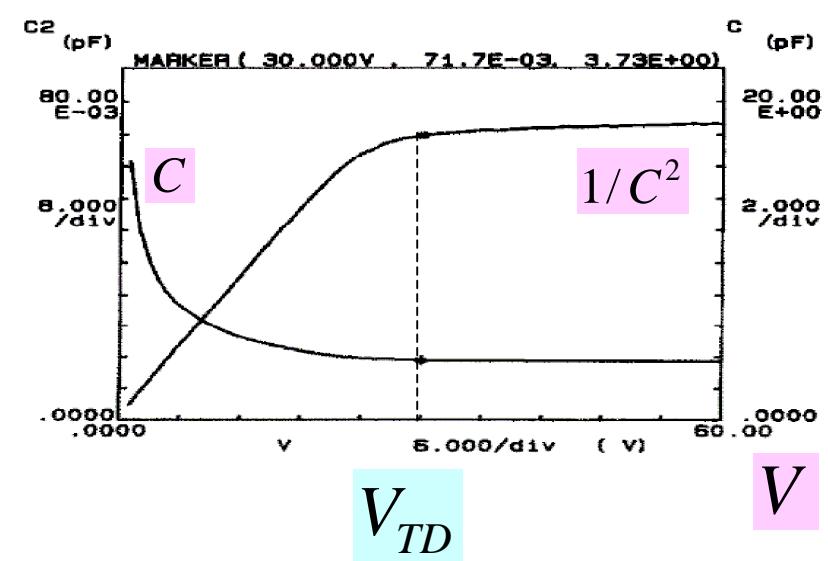
- **Centri di generazione nel volume**
 - $I_L \propto X_d \propto (N_d)^{1/2} \leq 10 \text{ nA/cm}^2 \cdot 300 \mu\text{m}$
 - Importante la qualita' del materiale e del processo di fabbricazione
- **Generazione superficiale:** viene ridotta con
 - Ossido di buona qualita'
 - Anelli di guardia che la assorbono

PLOT I-V



C-V

$$C = \frac{\epsilon \cdot A}{x_d} \propto \frac{1}{\sqrt{V}}$$

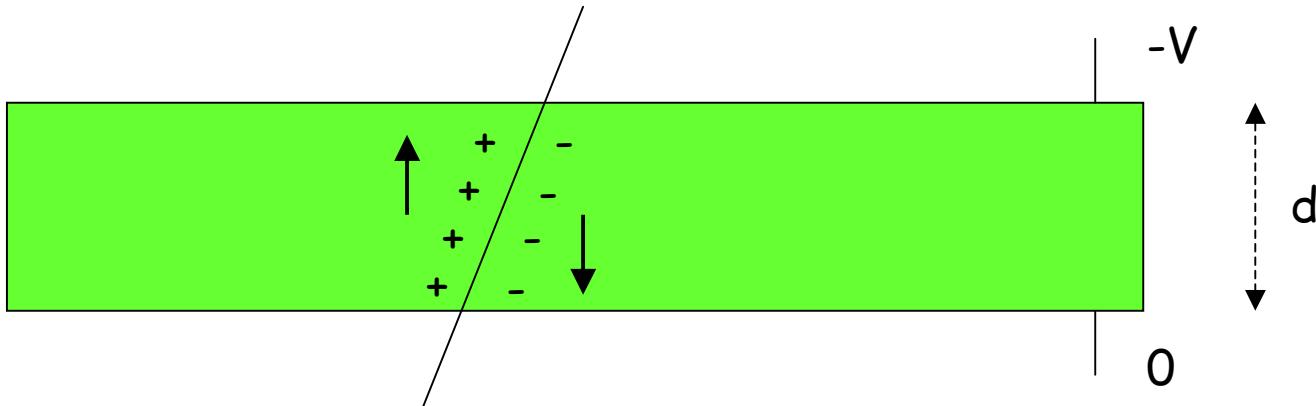


- V_{TD} = tensione di svuotamento totale
- C_D = Capacita' di lavoro del rivelatore

$$C_D = \frac{1 \text{ pF/cm} \times A}{d} = 33 \text{ pF/cm}^2 \times A \quad d = 300 \mu\text{m}$$

- Se gli elettrodi sono suddivisi ci sono altri contributi alla capacita'

Formazione del segnale



- Il moto della carica induce sugli elettrodi

$$q(t) \propto (1 - \exp(-t/\tau_e))$$

- Tempo di raccolta (85% della carica)

$$\tau_e \approx 2\epsilon\rho = 10\text{ns} \quad \tau_h = \mu_e / \mu_h \tau_e \approx 3\tau_e \quad \rho = 5k\Omega \cdot \text{cm}$$

- Il silicio e' veloce!

Rivelatori a microstrip

- Struttura geometrica e caratteristiche elettriche
- Tecnologia di produzione
- Rumore nella lettura
- Risoluzione
- Lettura sulle due facce

Schema rivelatore a strip

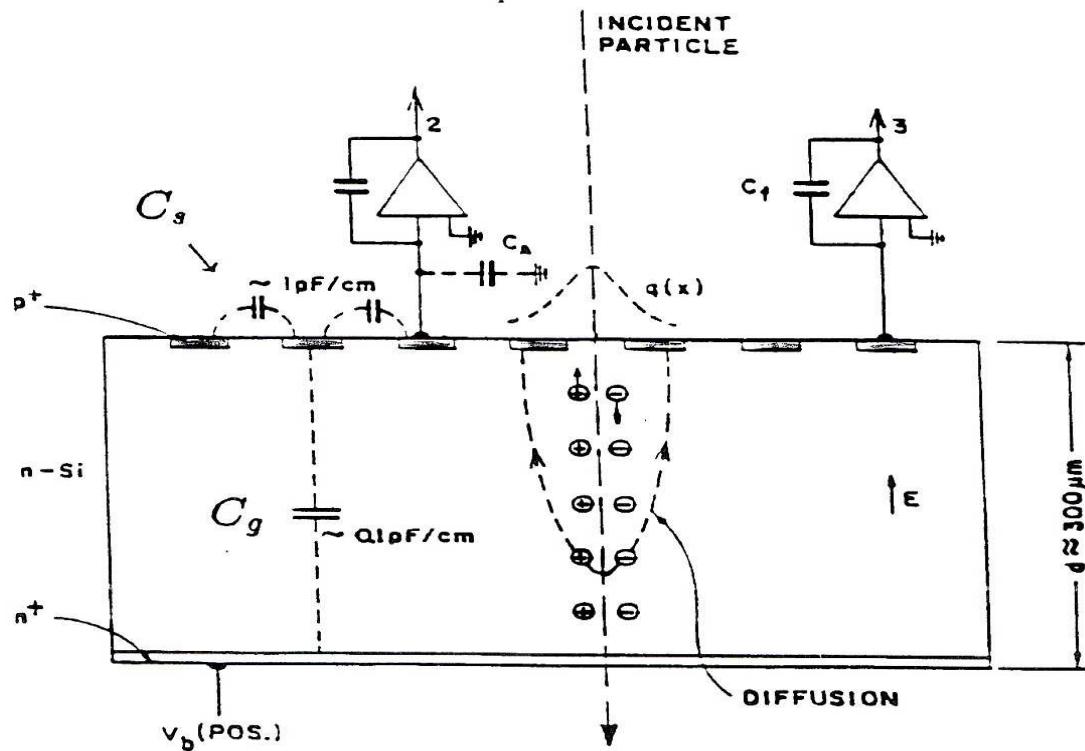
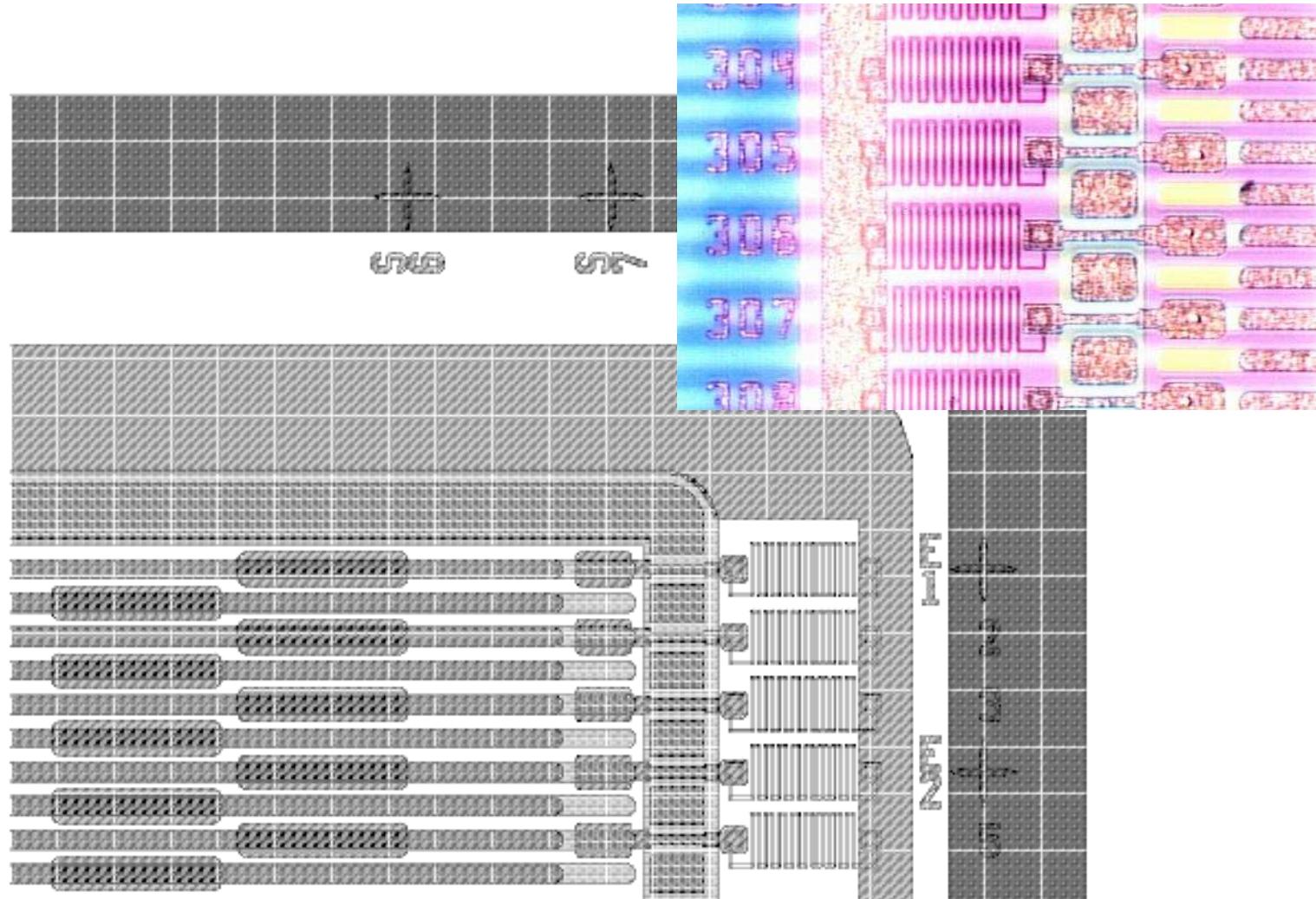
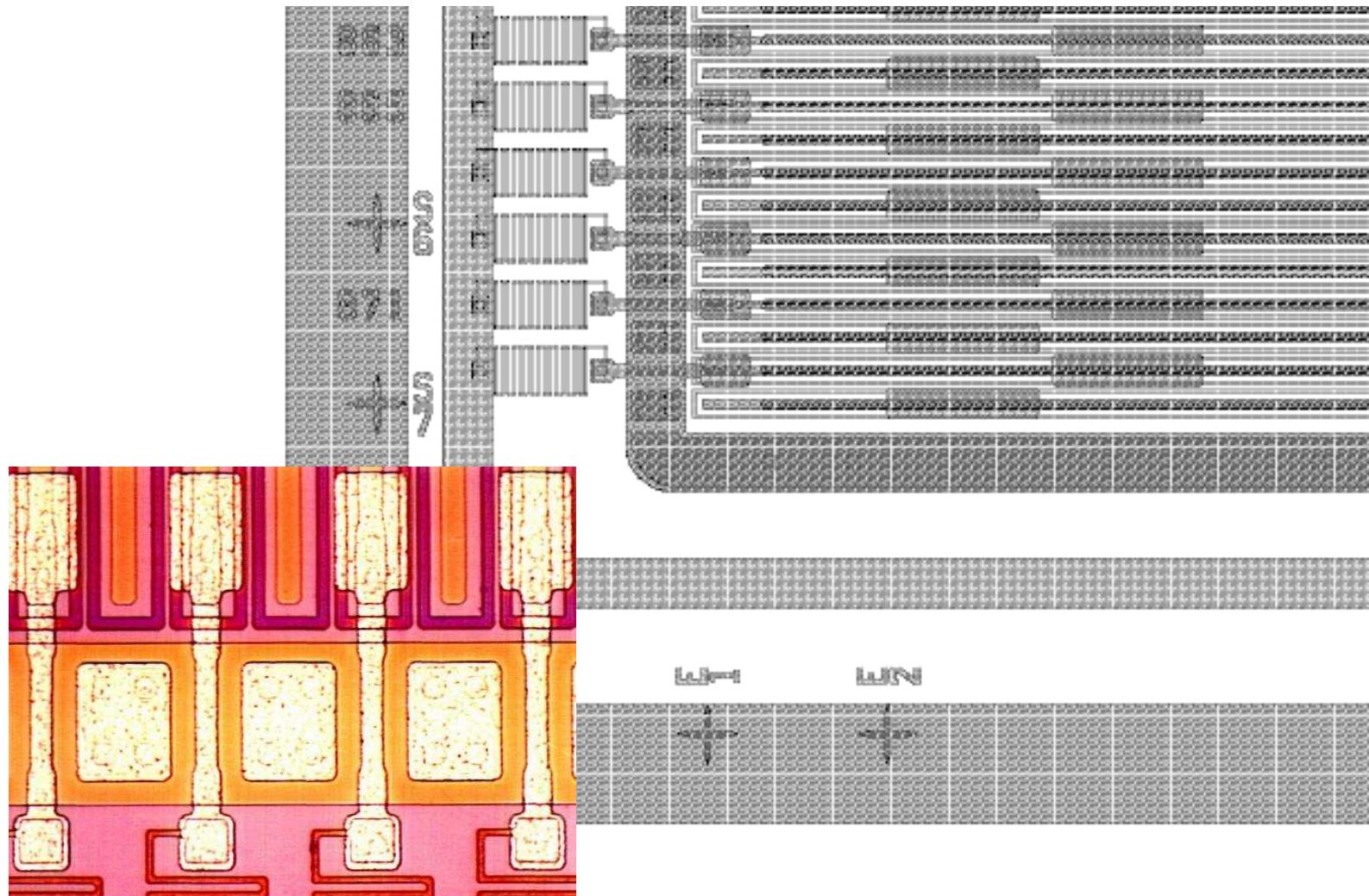


Figure 3.7: A schematic representation of a generic silicon strip detector together with the read-out electronics (from Ref. [58]). Capacitors between non-neighboring strips have been neglected.

Dettaglio maschere p+ side



Dettaglio maschere n+ side

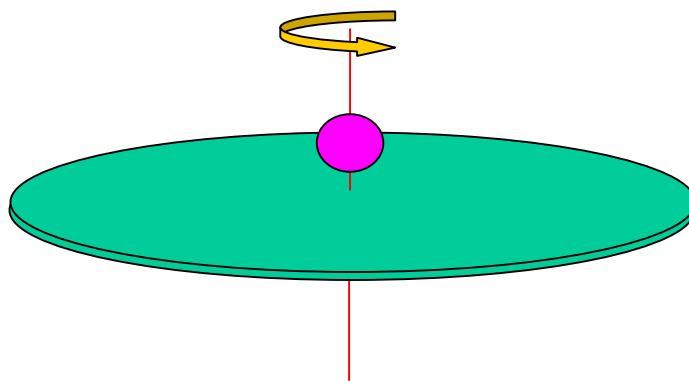


Fabrication

- Use very pure material
 - High resistivity
 - Low bias to deplete device
 - Easy of operation, away from breakdown, charge spreading for better position resolution
 - Low defect concentration
 - No extra current sources
 - No trapping of charge carriers
 - Planar fabrication techniques
 - Make p-i-n diode
 - pattern of implants define type of detector (pixel/strip)
 - extra guard rings used to control surface leakage currents
 - metallisation structure effects E-field mag \Rightarrow limits max bias

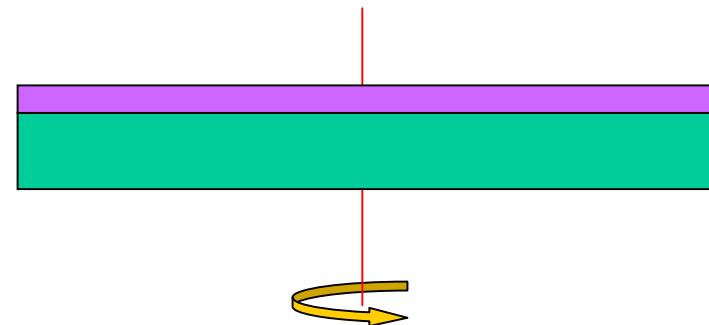
Fabrication

- Key to use of Si is the processing
- Photolithography



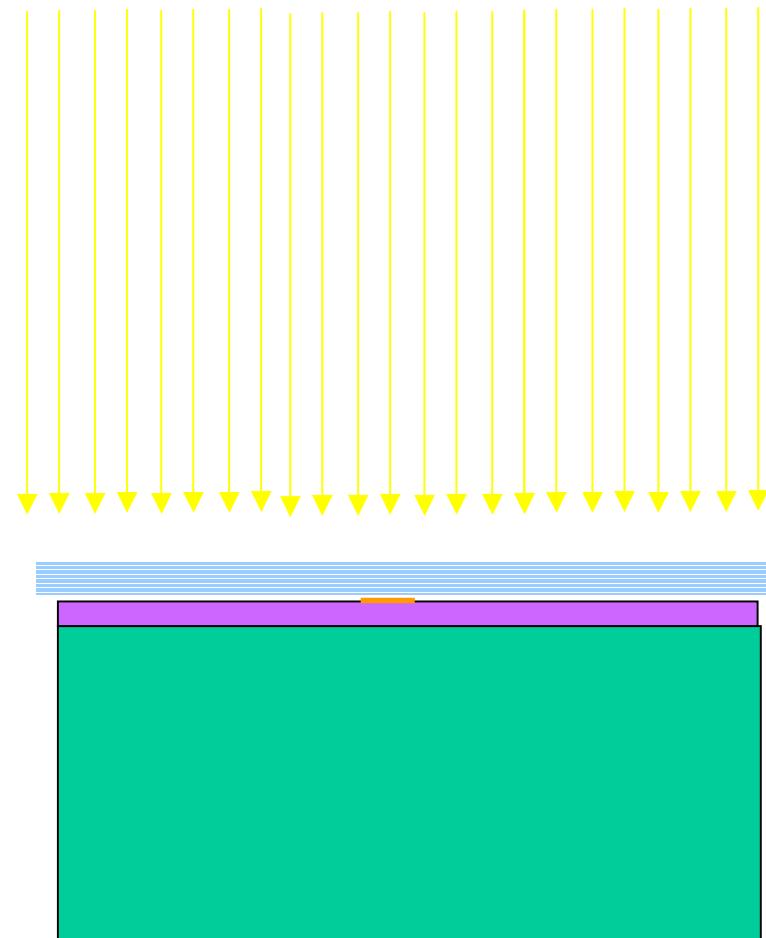
Organic Photoresist usually “spun” on

Photoresist forms a layer a few microns thick in 30s



Patterning

- Photoresist exposed using a "mask"
- Mask contains the design and is produced with e-beam lithography
 - feature size down to 0.25 microns
- Negative or Positive



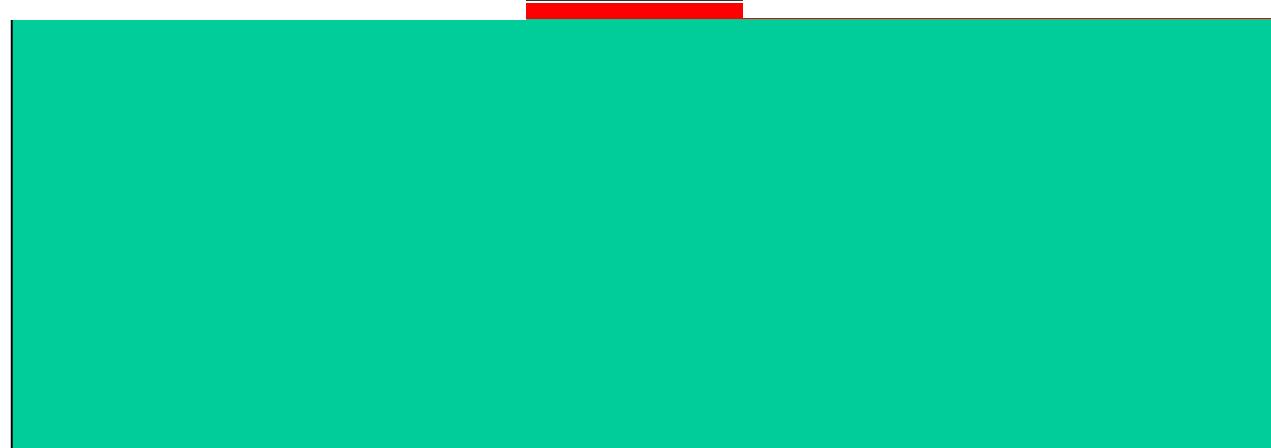
Etching

- Negative Process
- Chemical etch
 - exposed part unaffected by etch
- Exposed pattern may be removed later
 - second etch



Example: Aluminium line

- Deposizione Alluminio
- Deposizione Fotoresist
- Esposizione pattern su fotoresist
- Rimozione: resist , Alluminio non ricoperto, resist residuo



Fabrication steps

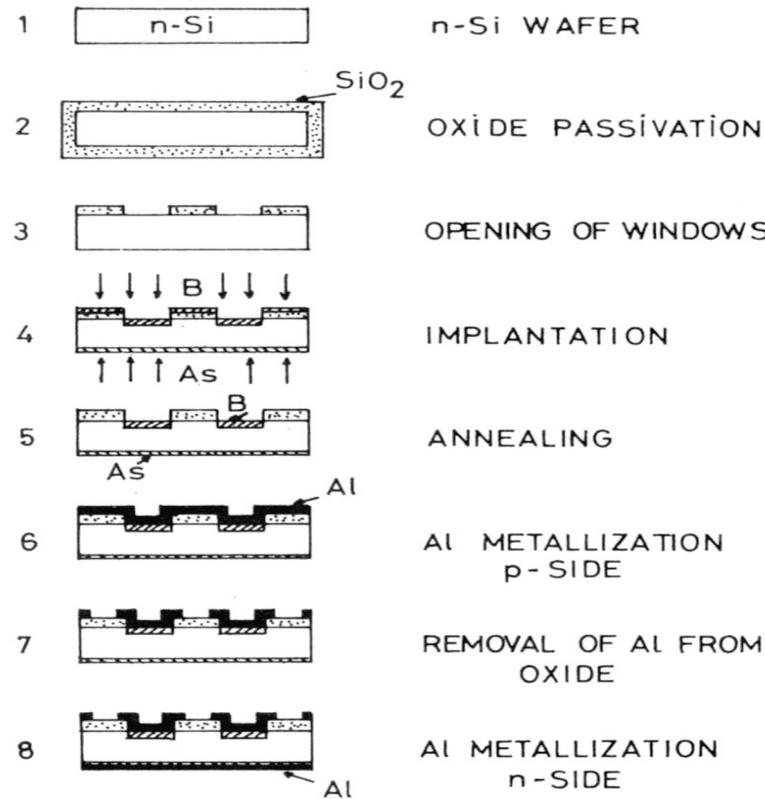
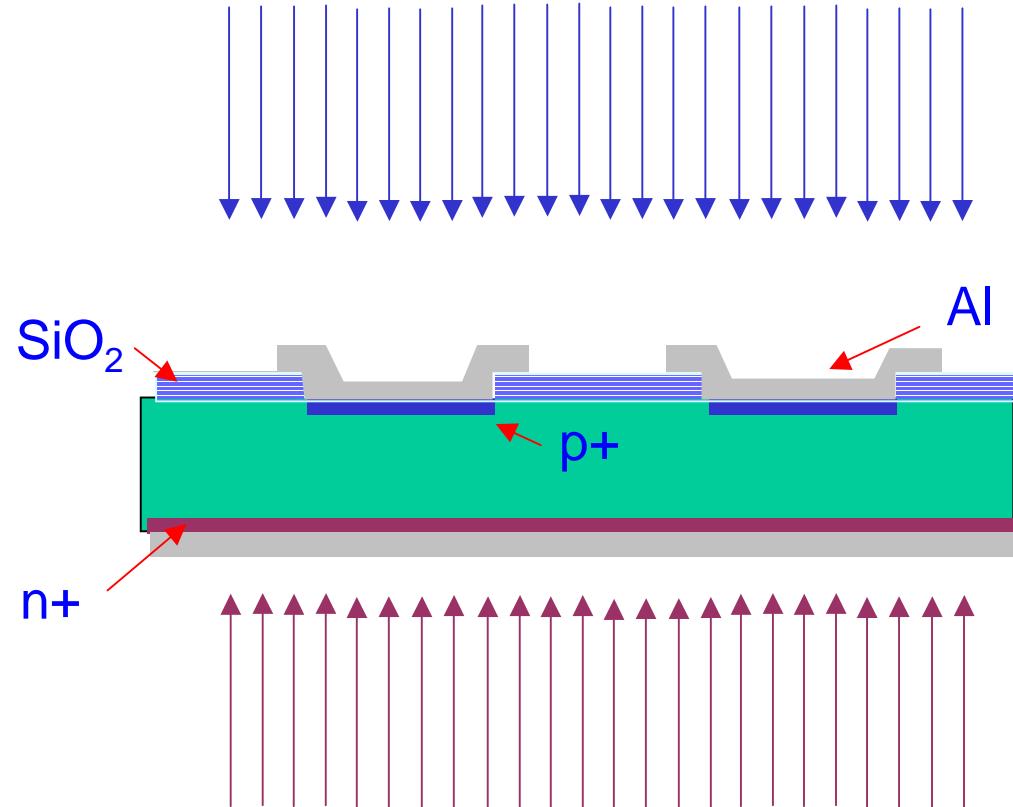


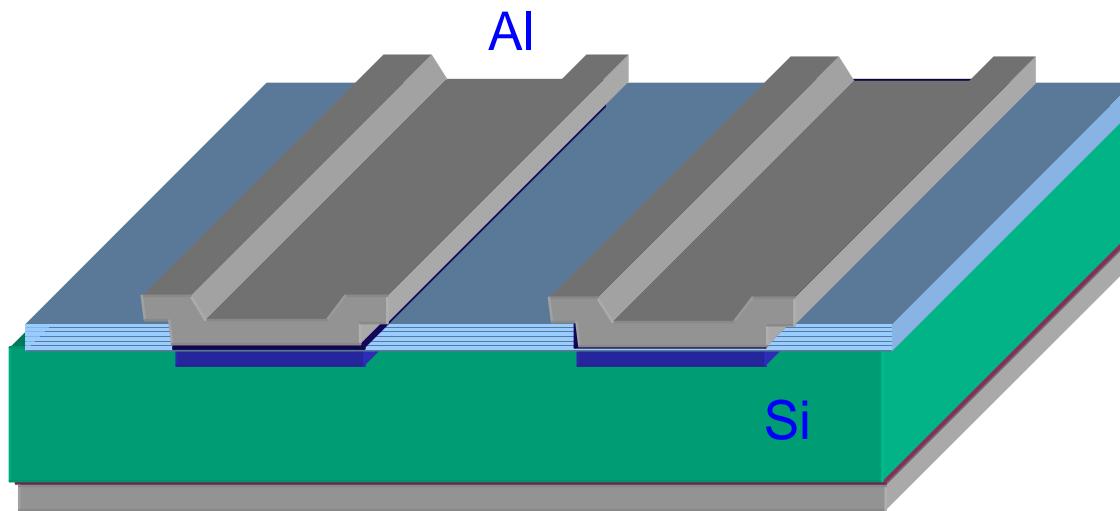
Fig. 1 : Successive steps of the manufacturing process of passivated ion-implanted silicon detectors

Simple Strip Detector

- Oxide passivation
- Windows
- Doping
 - B
 - As
- Al Metallization
- Al patterning
- Rear Contact



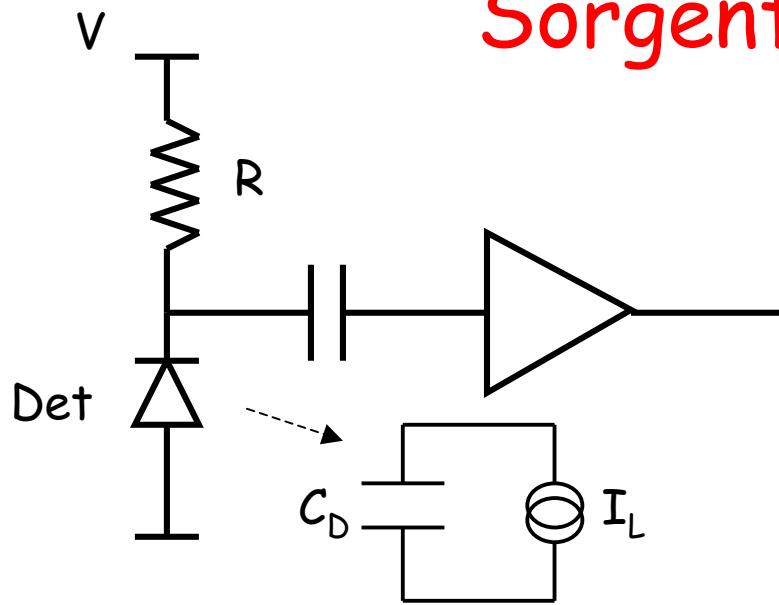
2D strips



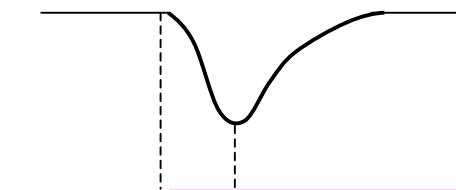
Fabrication

- Tricks for low leakage currents
 - low temperature processing
 - simple, cheap
 - marginal activation of implants, can't use IC tech
 - gettering
 - very effective at removal of contaminants
 - complex

Sorgenti di rumore



Schema di lettura



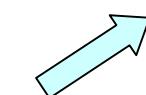
- Shot Noise

$$ENC = \sqrt{\frac{I_L \cdot \tau_p}{q}}$$

Andamento
con τ_p

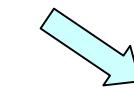
- Thermal Noise

$$ENC = \sqrt{\frac{kT\tau_p}{R}}$$



- Preamplifier Noise

$$ENC = a + b \cdot C_D$$



$$b \propto 1/\tau_p \approx 10 \div 30 e^- / pF$$

Risoluzione (90°)

- Lettura digitale (SI/NO)
 - Distribuzione uniforme nell'area sottesa da una striscia

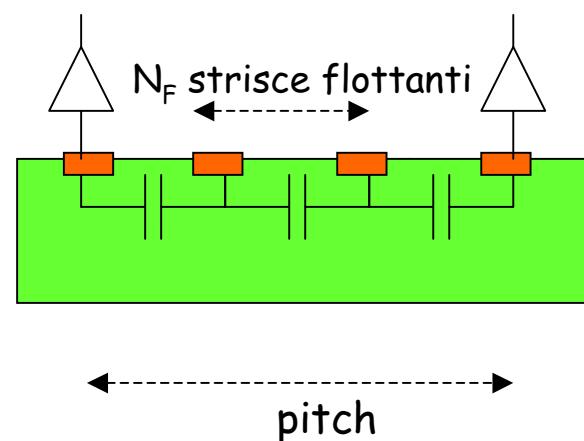
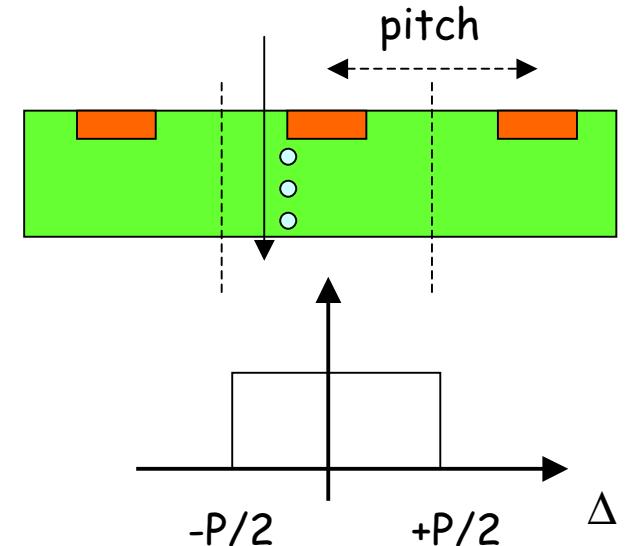
$$\sigma = \frac{p}{\sqrt{12}}$$

- Probabilità di avere Δ ($=x_{\text{mis}} - x_{\text{inc}}$), con illuminazione uniforme

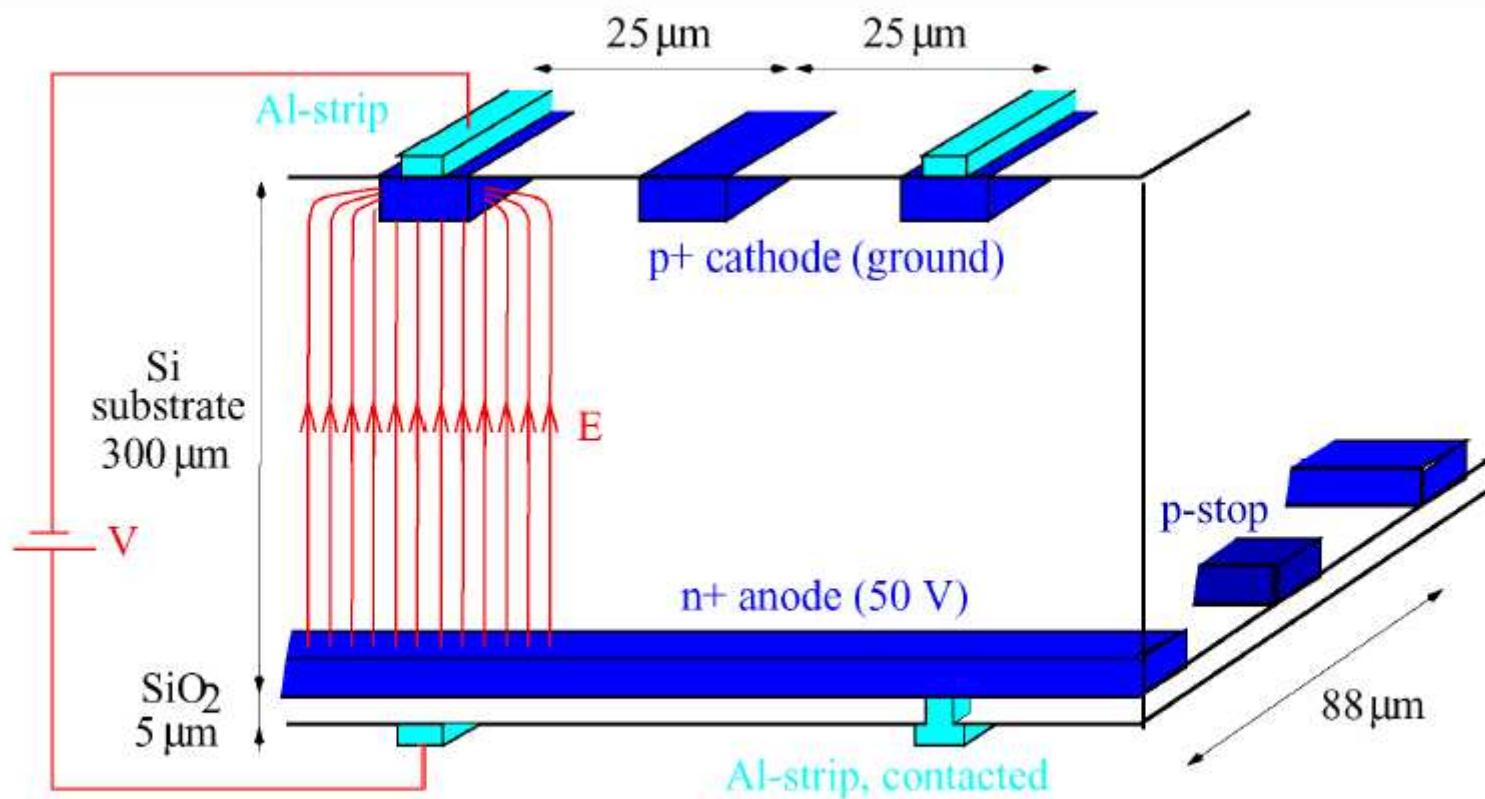
- Divisione di carica con lettura analogica

$$\sigma^2 = \left(\frac{p}{S/N} \right)^2 + \left(\frac{p/N_F}{\sqrt{12}} \right)^2$$

- Permette di avere buone risoluzioni senza divergere con i canali di lettura



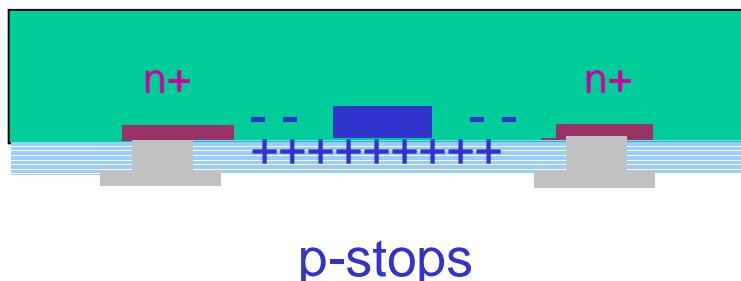
Double sided Readout



Make use of drift **electrons**: second coordinate without additional dead material !

Rivelatori a doppia faccia

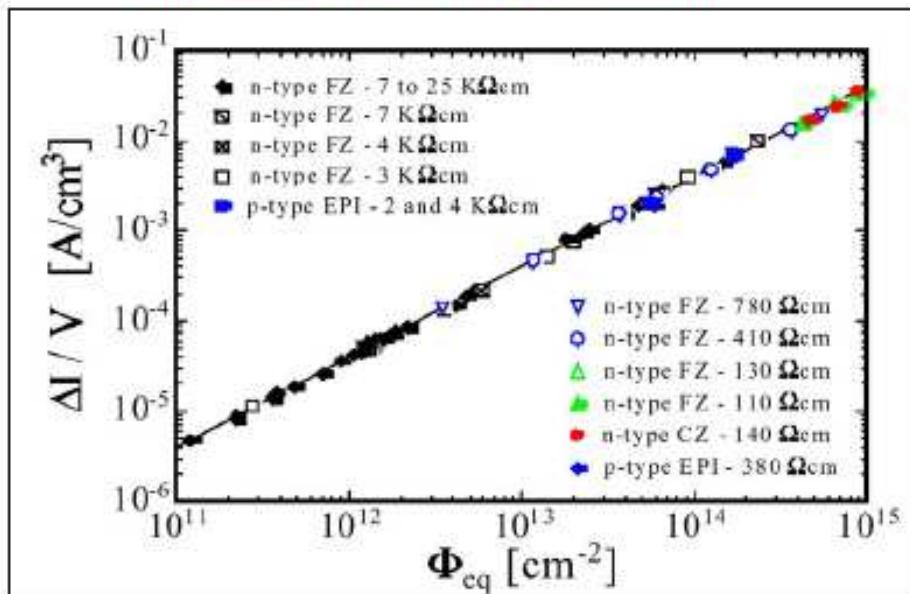
- Si raccolgono sia buche che elettroni
- Minor materiale a parita' di informazioni
- Maggiore complessita' tecnica
- Maggior costo
- Non basta suddividere l'elettrodo sul lato posteriore a causa dell'accumulo di carica superficiale



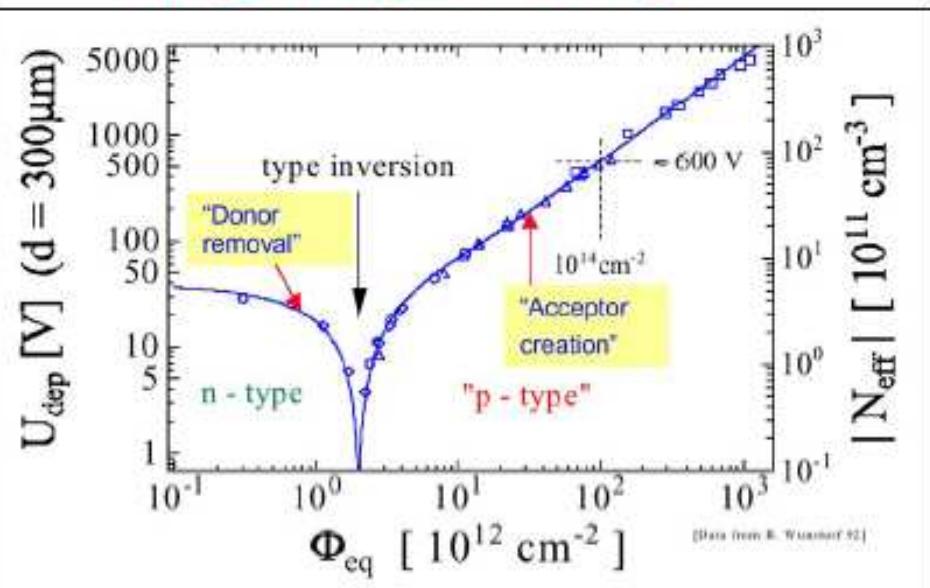
- Soluzione sviluppata a Pisa ('86): strip p+ per interrompere lo strato di accumulazione di e- che cortocircuiterebbe tutte le strip n+

Consequences of Radiation Damage in Silicon

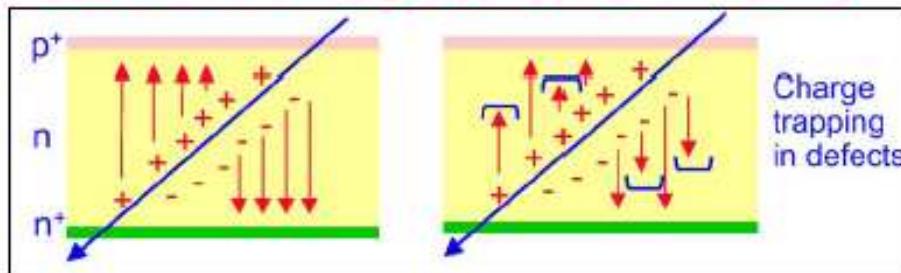
Increase of leakage current



Change of depletion-voltage



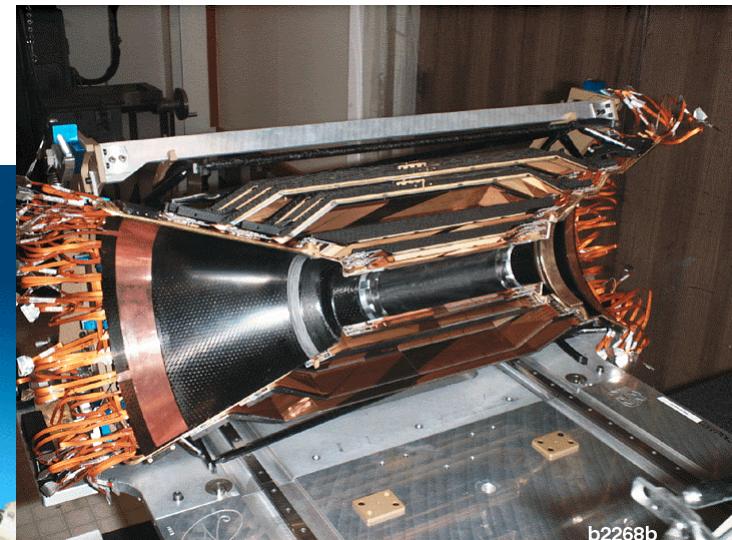
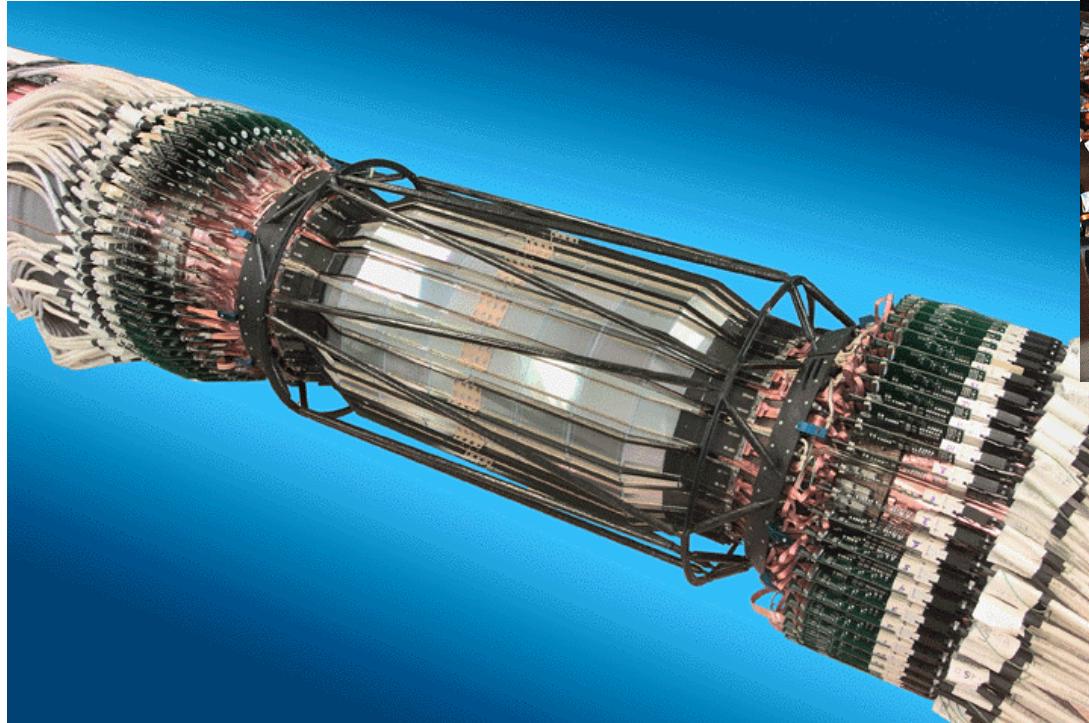
Reduction of charge collection efficiency



Counter measures:

- geometrically: develop sensors which can stand higher depletion voltages
- environment: cooling of sensors ($\approx -10^\circ\text{C}$)
 - slows down "reverse annealing"
 - reduced leakage currents

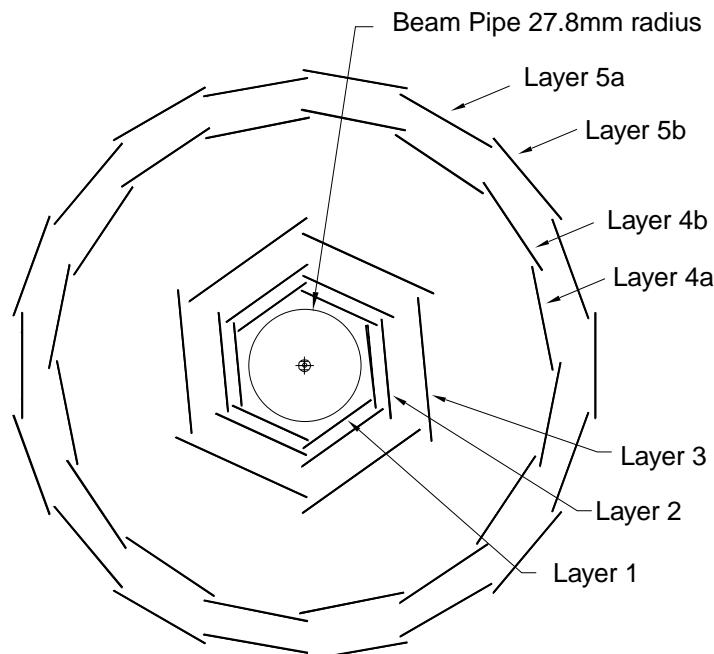
Trackers for the B-factories: the BaBar Silicon Vertex Tracker



Physics Requirements

B-factories primary goal:

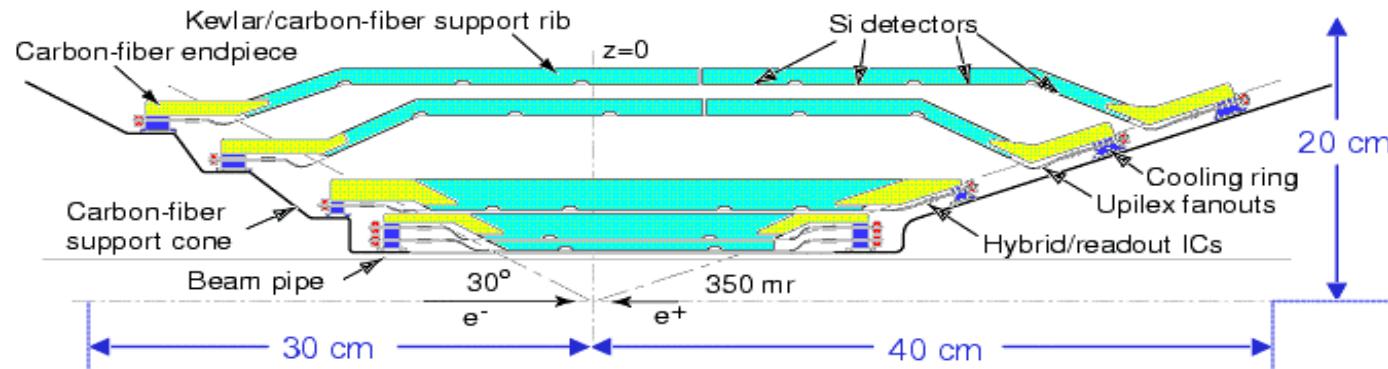
- Study of CP asymmetries in B decays
(Branching Ratios $\sim 10^{-4}$ - 10^{-5})
- Overconstrain CKM matrix parameters



Main SVT physics requirements:

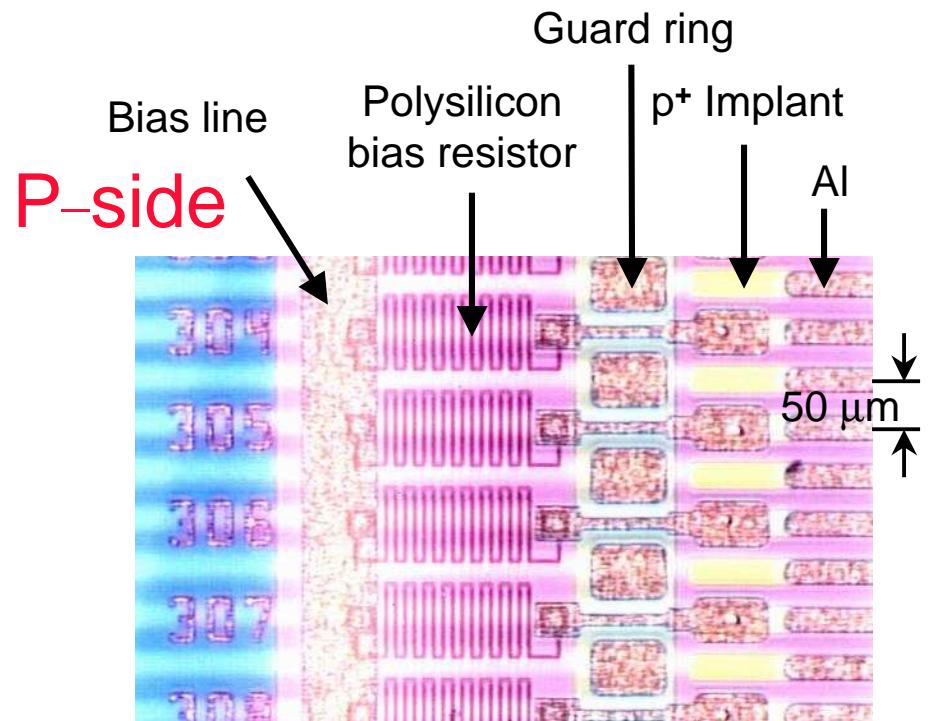
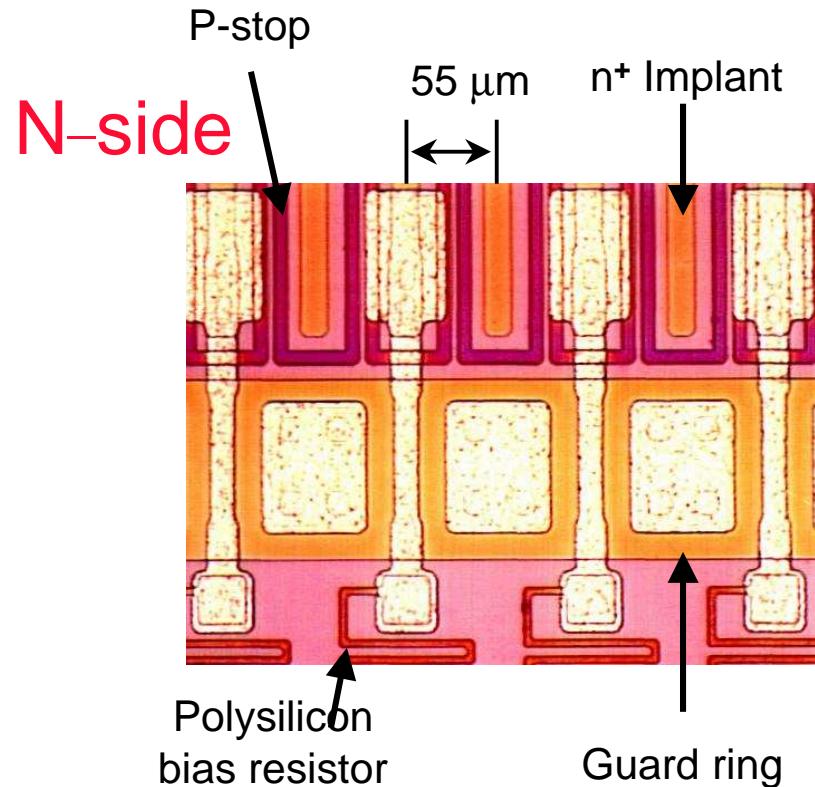
- SVT standalone tracking for $p_t < 120$ MeV/c with high efficiency
- Single vertex resolution along z-axis better than $80 \mu\text{m}$ ($\langle \Delta z \rangle$ of B mesons about $250 \mu\text{m}$)
- Radiation hard up to 2 Mrad

SVT Layout



PEP-II constraints:

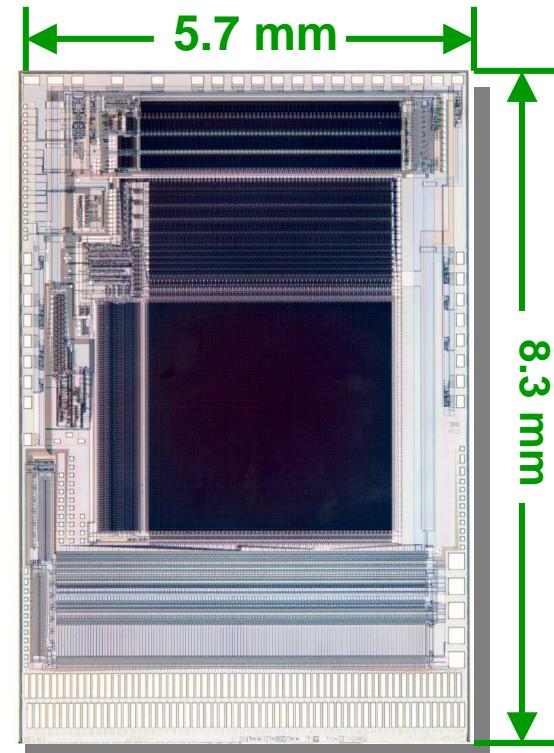
- Permanent (B1) dipole magnets restrict polar acceptance: $17.2^\circ < \theta < 150^\circ$
 - Bunch crossing period: 4.2 ns (almost continuous interactions !)
 - Radiation hardness
-
- Microstrip silicon detector; 5 double-sided layers
 - Completely independent mechanically from BaBar
 - Layer 1-3 (barrel-shaped) for a precise measurement of track impact parameter
 - Layer 4-5 (arch shaped) for pattern recognition and low pt tracking
 - $X_0(\text{Si}) = 9\text{cm}$: multiple scattering is the limiting factor to the resolution
 - 150 k channels, 340 wafers (6 different models)



- Double-sided, AC-coupled Si
- Integrated polysilicon bias resistors
- 300 μm n-type ($4\text{-}8 \text{ k}\Omega\text{cm}$)
- P+ and n+ strips perpendicular to each other

The AToM Chip (A Time over Threshold Machine)

- 128 Ch's/chip
- Rad-Hard bulk 0.8 mm CMOS process (HONEYWELL 4")
- Capable of simultaneous:
 - Acquisition
 - Digitization
 - Sparsified Readout
- No common mode noise:
 - separation analog/digital parts in the chip layout
 - proper system shielding
- Info from AToM: Timestamp T_0 and TOT
- Internal charge injection
- Digital-based diagnostics



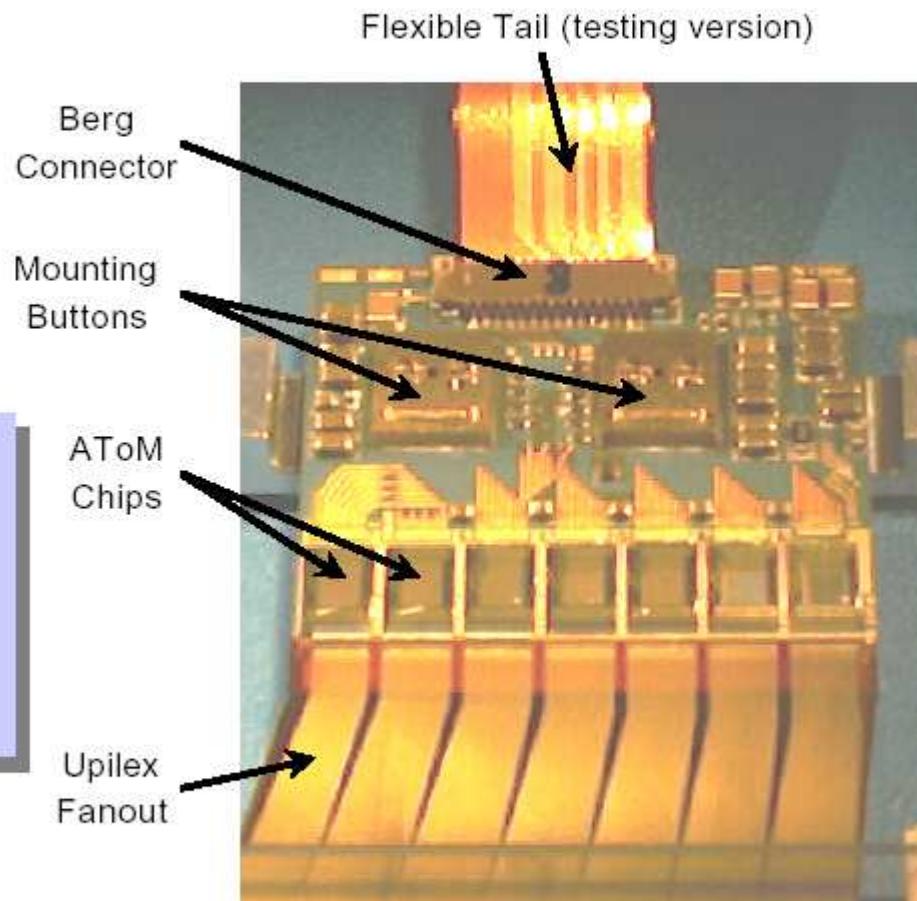
SVT High Density Interconnect

Functions:

- Mounting and cooling for readout ICs.
- Mechanical mounting point for module.

Features:

- AlN substrate.
- Double sided.
- Thermistor for temp. monitor.
- 3 different models.

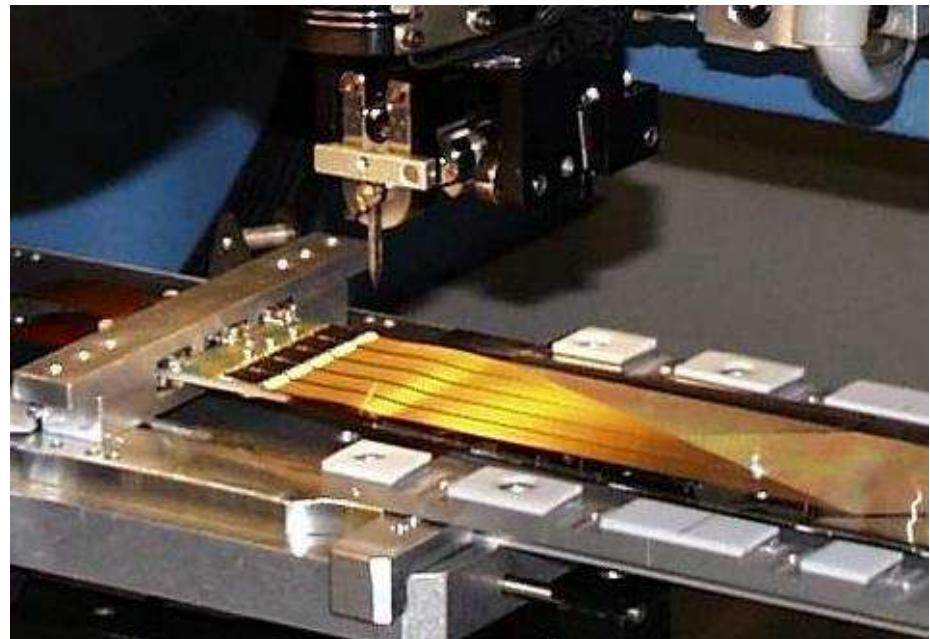


Fanouts

Fanout circuits provide electrical connections between the detector strip and the front-end chip

Properties:

Cu (Cr and Au) layer on an Upilex substrate
($50 \mu\text{m}$ thick, $< 0.03\% X_0$)

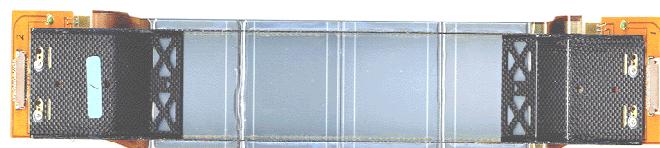
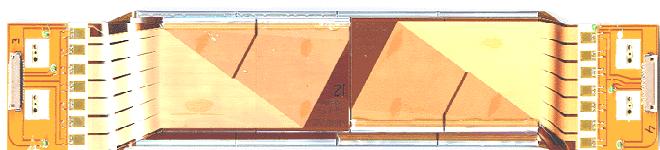


$$C = 0.52 \text{ pF/cm}$$

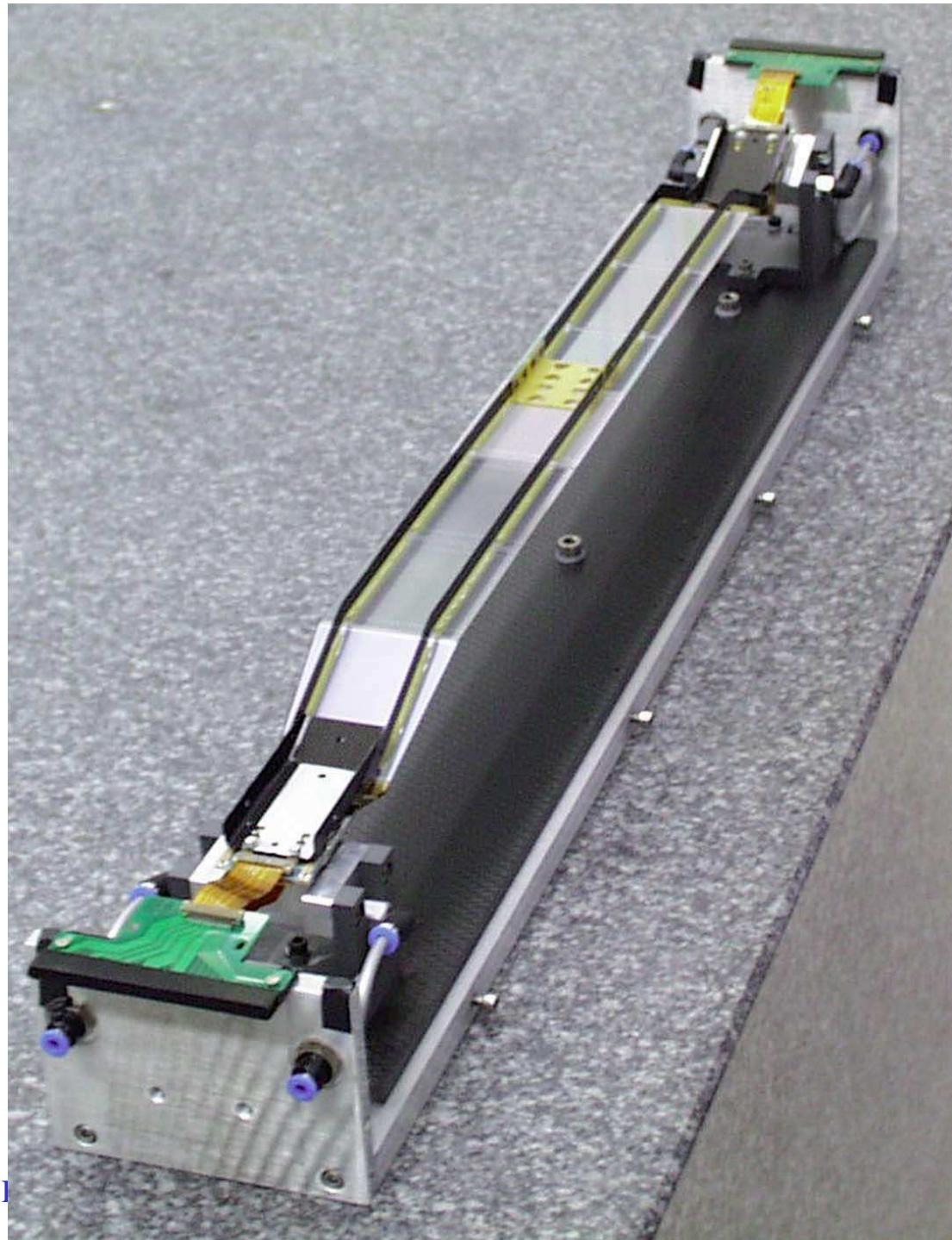
$$R = 2 \Omega/\text{cm}$$

SVT Module / Layer:

L 1-2 :	6
L 3 :	6
L 4A+B:	8 + 8
L 5A+B:	9 + 9

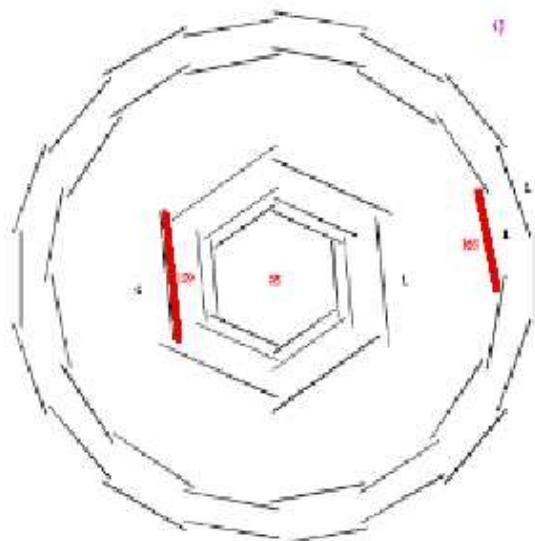


G.Rizzo

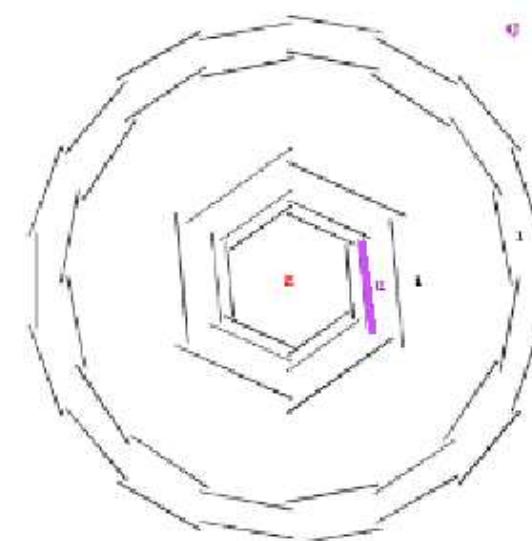


Status of modules

Forward



Backward

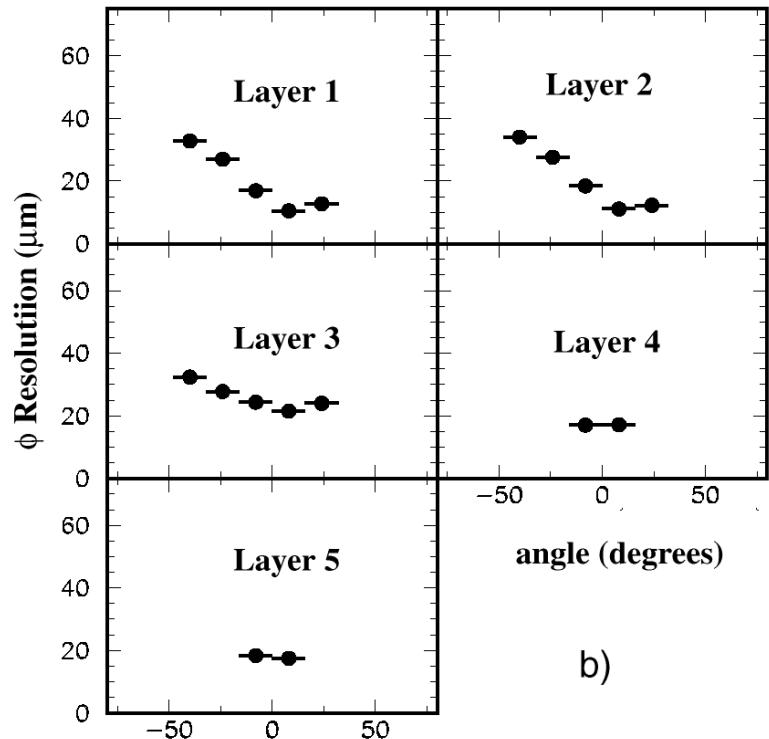


- a total of 104 half-modules (208 readout sections)
- No failures due to radiation
- Only 3 sections are not presently read-out

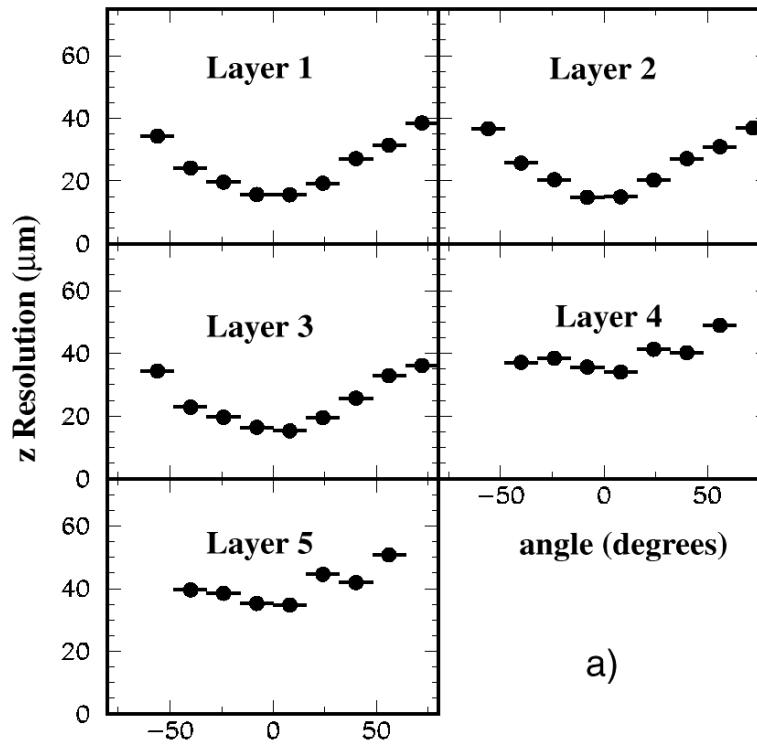
BaBar SVT not accessible and a shutdown to extract it requires at least four months!

G.Rizzo Reliability/redundancy of every part is critical.
Rivelatori al silicio

Performance - hit resolution



b)



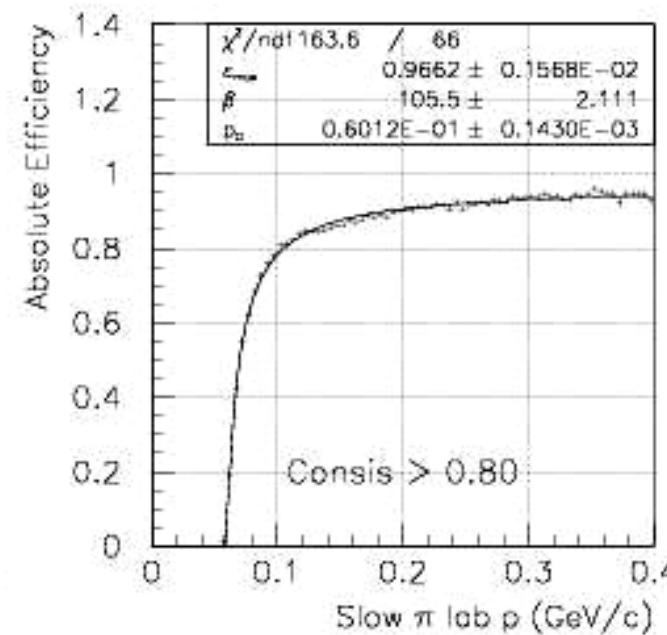
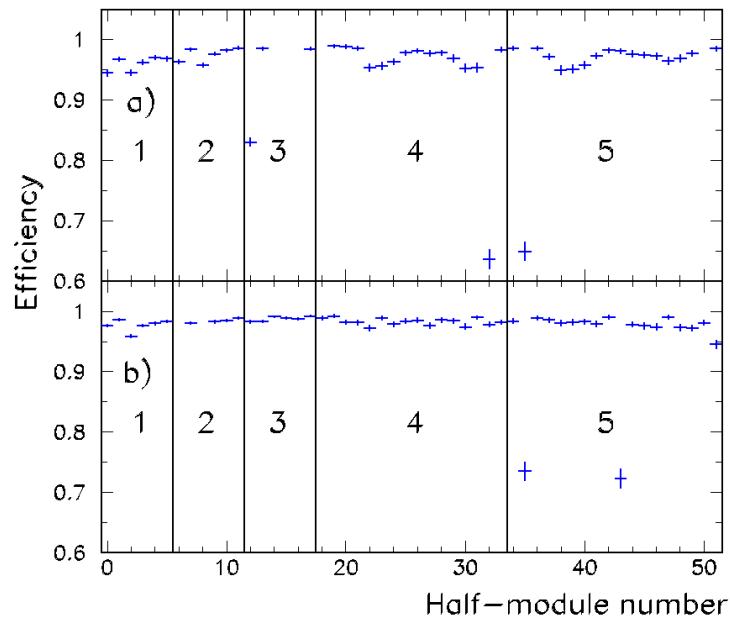
a)

TDR target for perpendicular tracks $p > 1 \text{ GeV}$:

Layer 1-3 $10\text{-}15 \mu\text{m}$

Layer 4-5 $30\text{-}40 \mu\text{m}$

Performance - hit efficiency



Hit efficiency is typically 98%

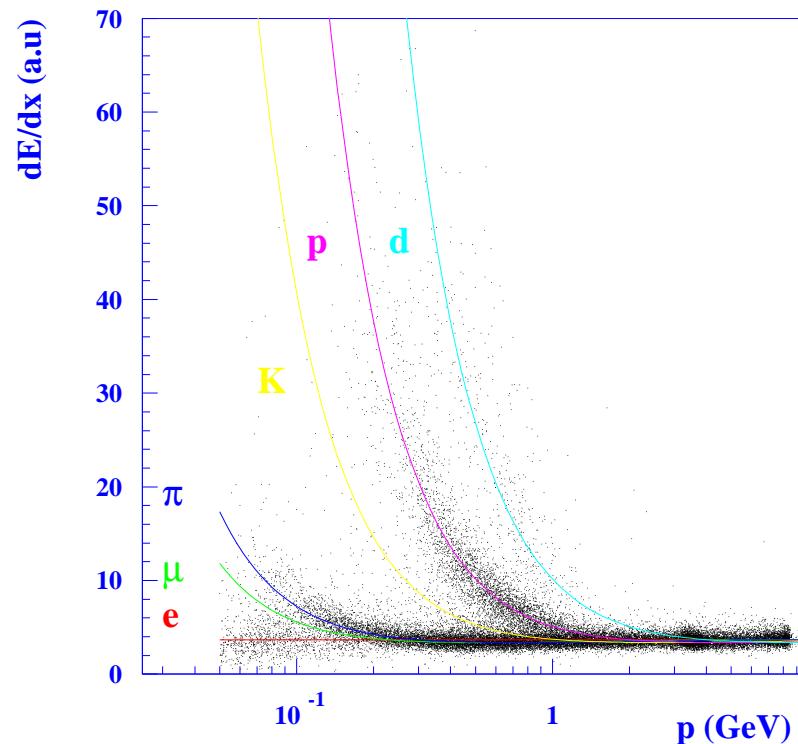
Slow pion efficiency > 70%
for $p_t > 80$ MeV/c

Performance - dE/dx

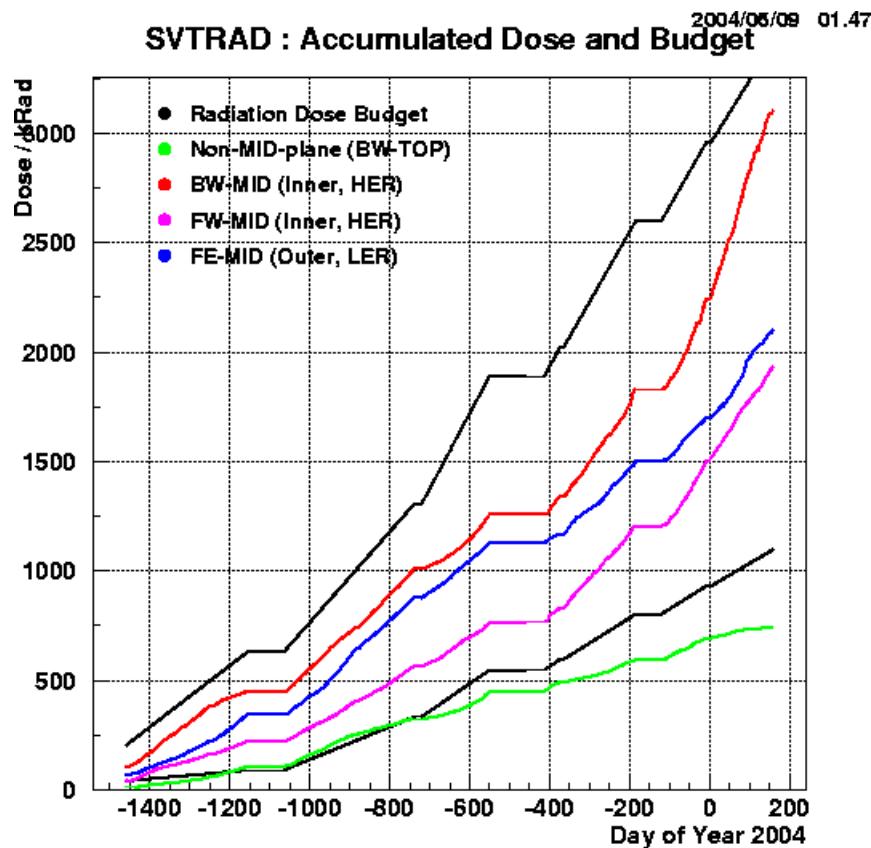
Use pulse height measurements to determine ionization dE/dx

2 σ separation between kaon and pions up to momentum of 500 MeV/c and between kaons and protons up to 1 GeV/c

SVT dE/dx versus momentum



Radiation budget



Dose rate in the interaction region is much higher than expected from design (it was 2 MRad / 10 years!)

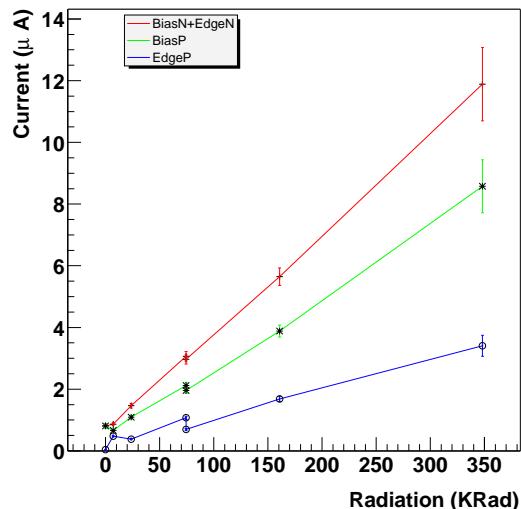
but

The SVT has been designed keeping a big safety margin in the radiation hardness

Moral: there's no such thing as too radiation hard

Expected damage to the sensors

Layer 1 Module 5



- Increase in leakage current

Irradiation tests at Elettra (Trieste) and SLAC

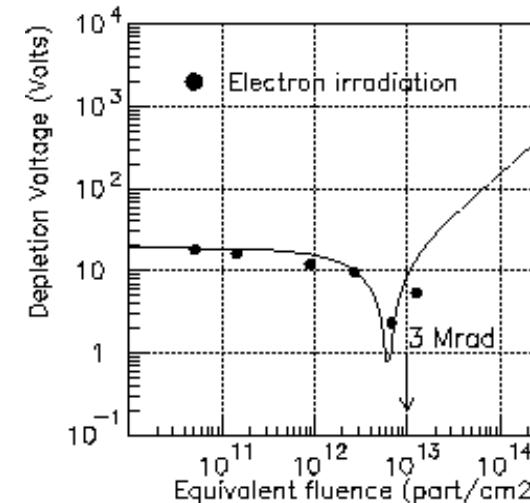
0.5-0.7 $\mu\text{A}/\text{Mrad}/\text{cm}^2$ @ T=17oC

In full agreement with measurements on the real SVT

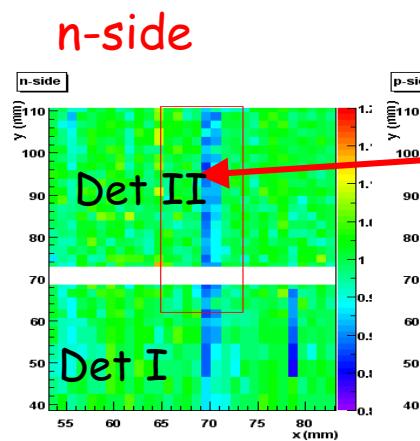
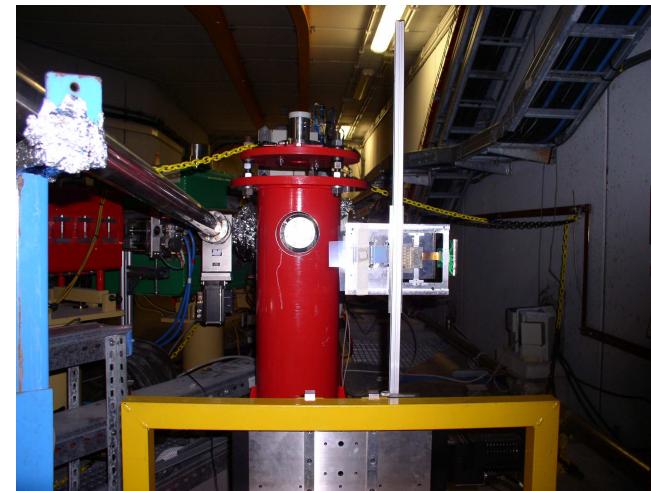
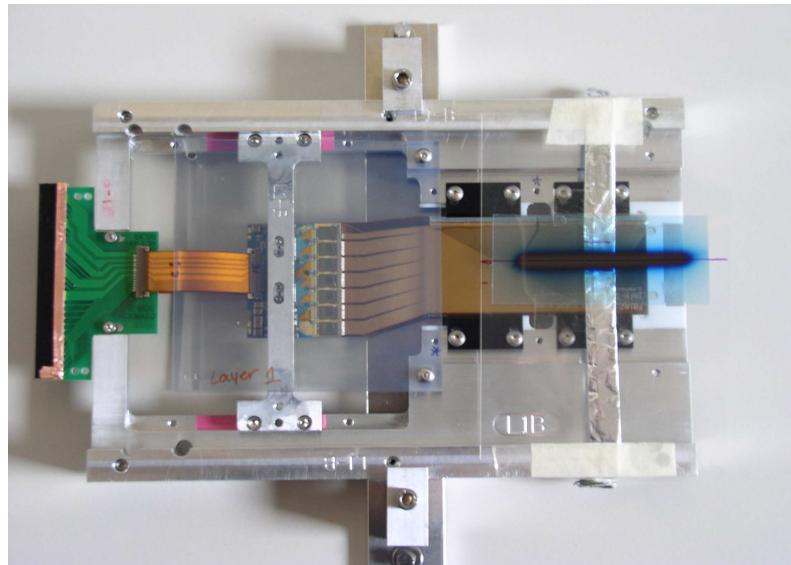
- Change in depletion voltage and type-inversion

Several test with electrons in the GeV range (0.9 to 3 GeV)

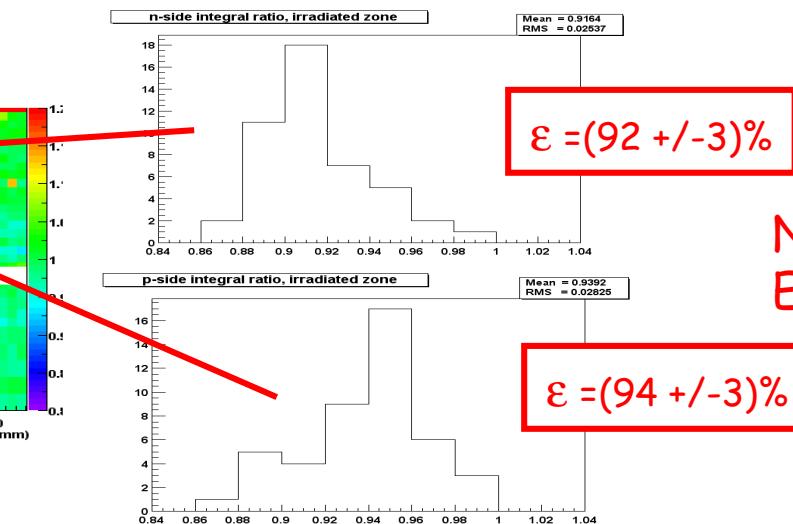
After type-inversion detector functionality still look OK



- Drop in Charge Collection Efficiency



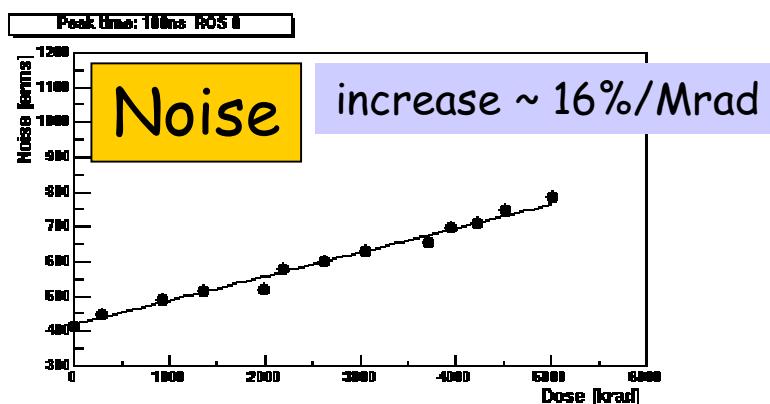
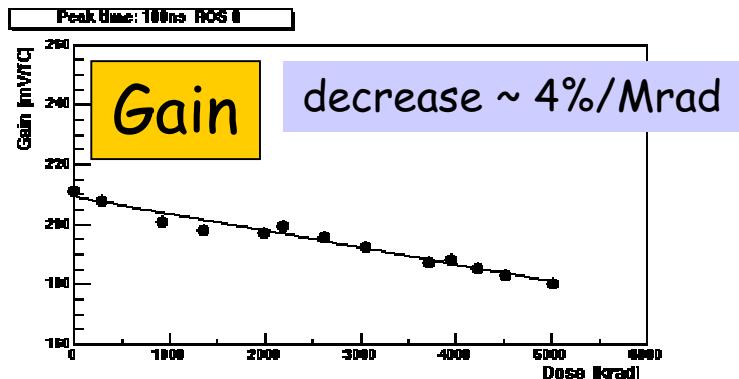
Total dose: 9 Mrads
G.Rizzo



Rivelatori al silicio

72

Expected damage to the electronics:



Radiation tests performed on Atom chips in 2001 using Co^{60} sources at SLAC and LBL and more recently with electrons at Elettra (Trieste)

Decrease in gain (4% / Mrad)
Increase in noise (16% / Mrad)
Shift in channel pedestal

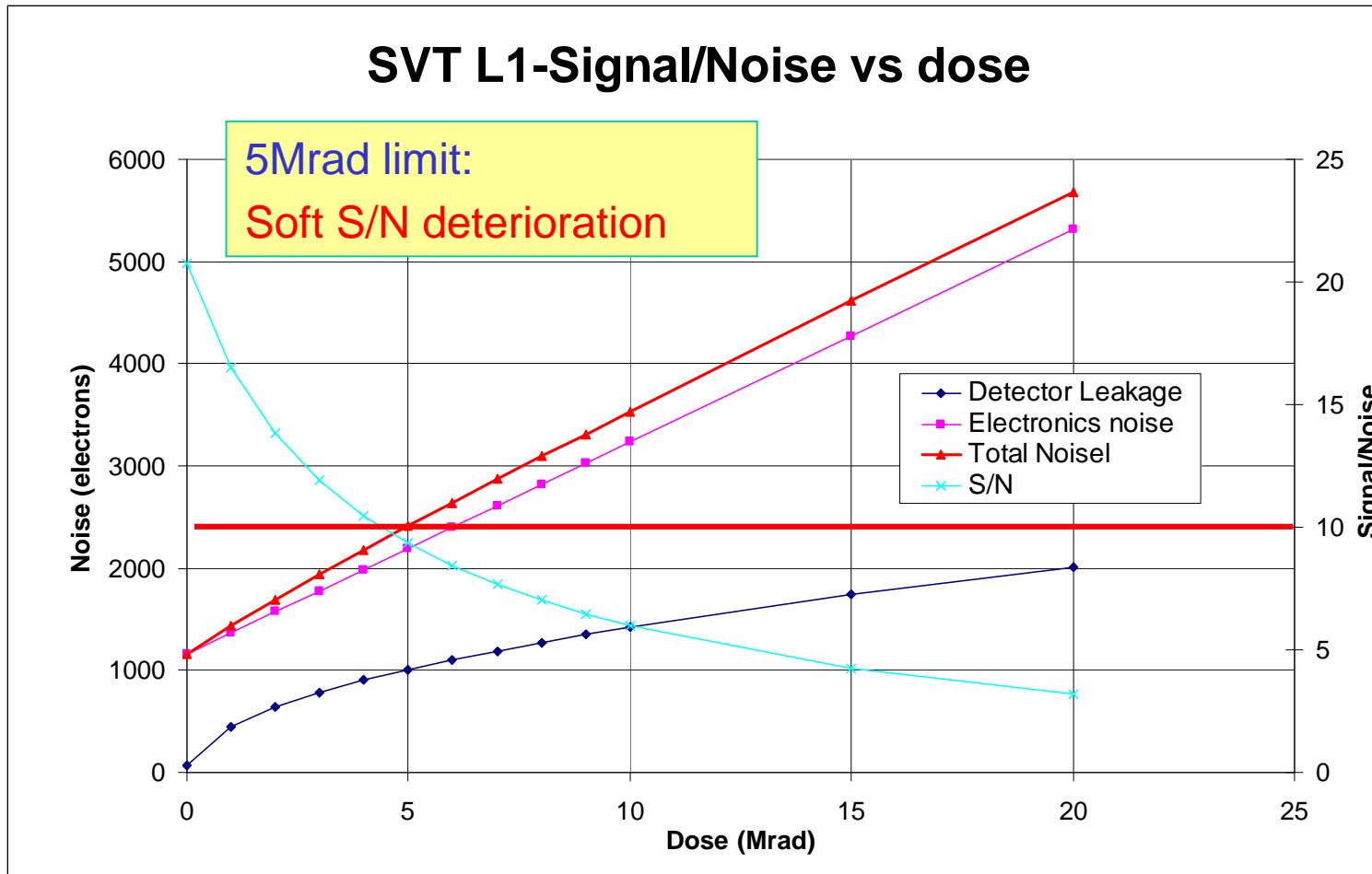
No digital failure observed up to 5 MRads

In the real system the gain decreases by ~5%/Mrad, noise increases by 15-20%/Mrad

-> Exactly the same numbers we found with the ${}^{60}\text{Co}$

Mixing the ingredients

performance degradation with radiation



$S/N = 10$ at 5 Mrads, $S/N = 6$ at 10 Mrads

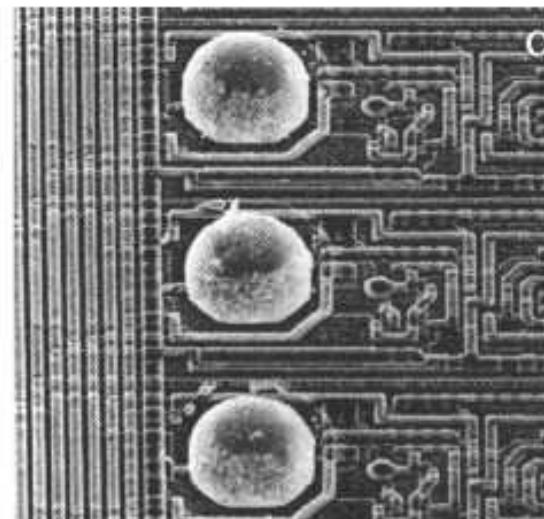
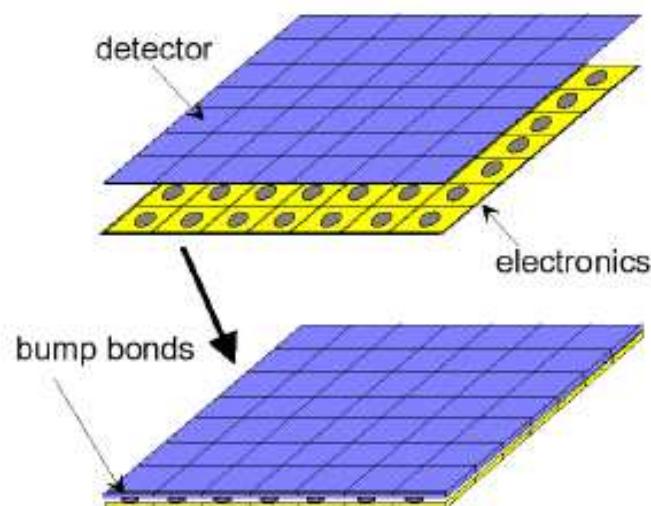
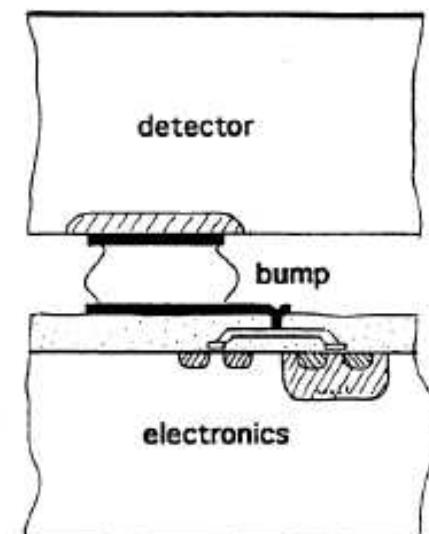
Altri rivelatori al Silicio

- Rivelatori a pixel ibridi
- CCD
- Silicon Drift Chamber
- Rivelatori 3D
- Rivelatori a pixel monolitici CMOS

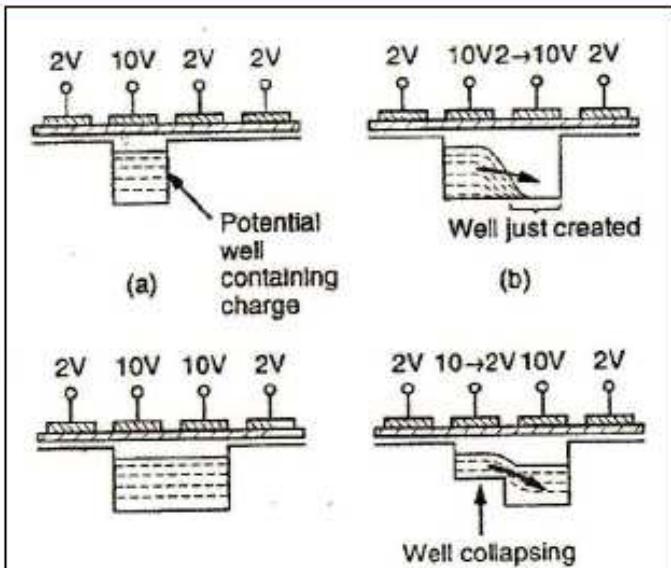
Silicon Pixel Detectors

- segmentation in both coordinates → **matrix**
- readout electronics with similar geometry
- connection by "Bump Bonding"
- use soft material like Indium or Gold
- complex readout architecture
- true 2D hits ⇒
- extensive use in LHC experiments

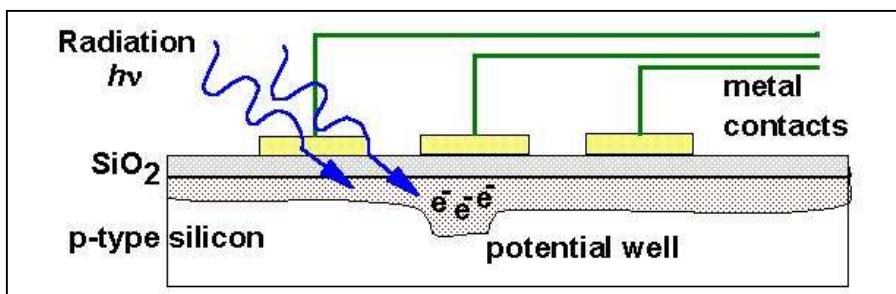
Flip-Chip Technique



Charged Coupled Devices (CCD)



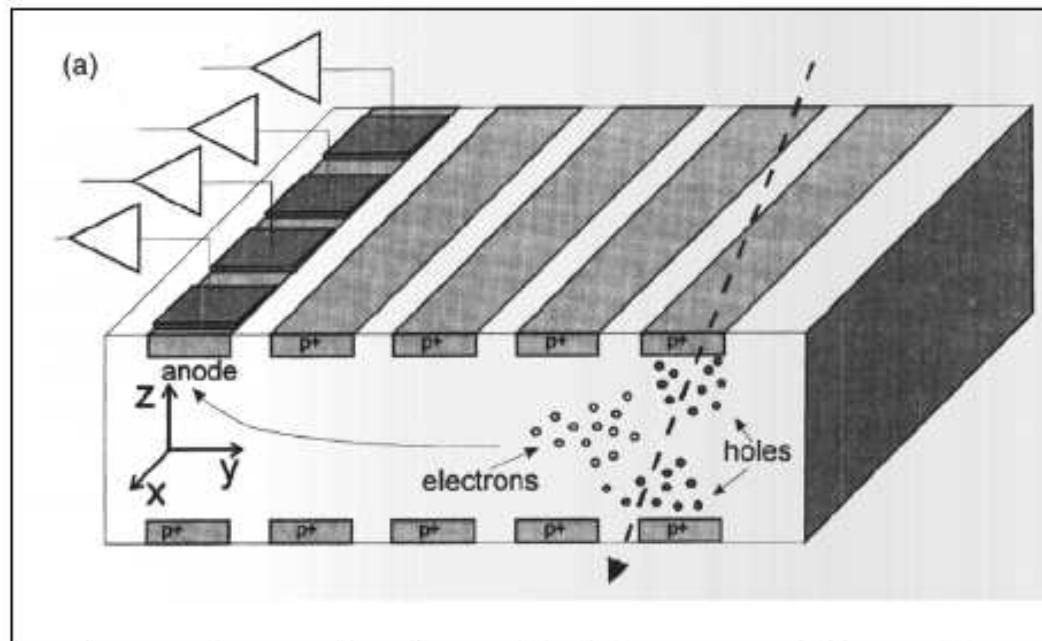
- **Advantage:**
 - many detector channels can be readout with few readout channels
- **Disadvantage:**
 - small signal charge ($\approx 2000e$) → need cooling
 - long readout time (several 1000 transfers)
 - detector active during readout



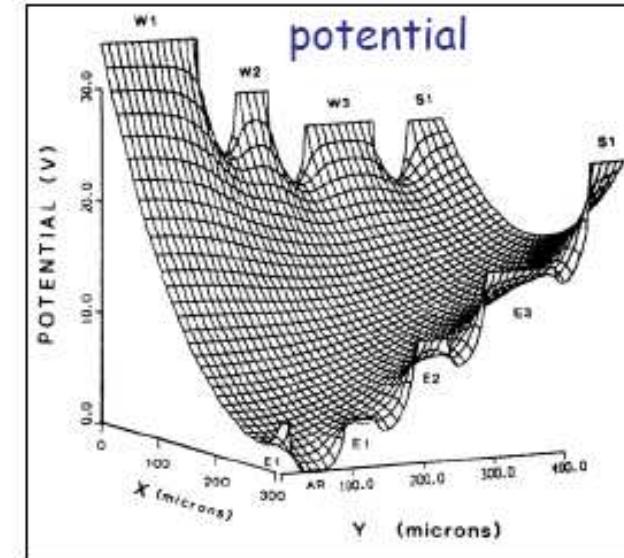
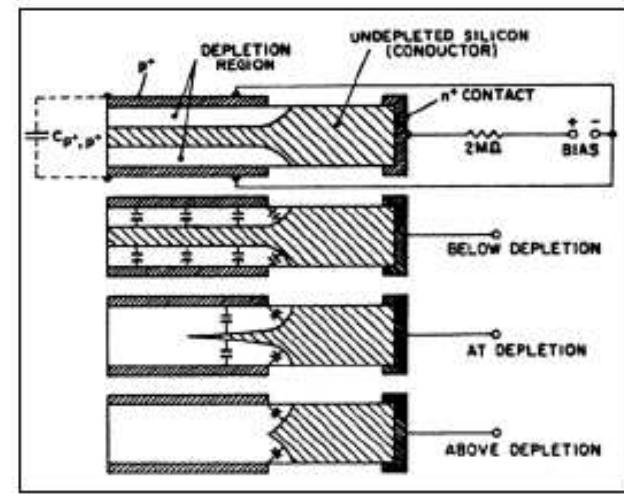
⇒ only applicable for low rate environment like at e^+e^- experiments

- e.g. successfully used at SLD
- 1996 VXD3:
 307×10^6 pixel a $22 \times 22 \mu\text{m}^2$

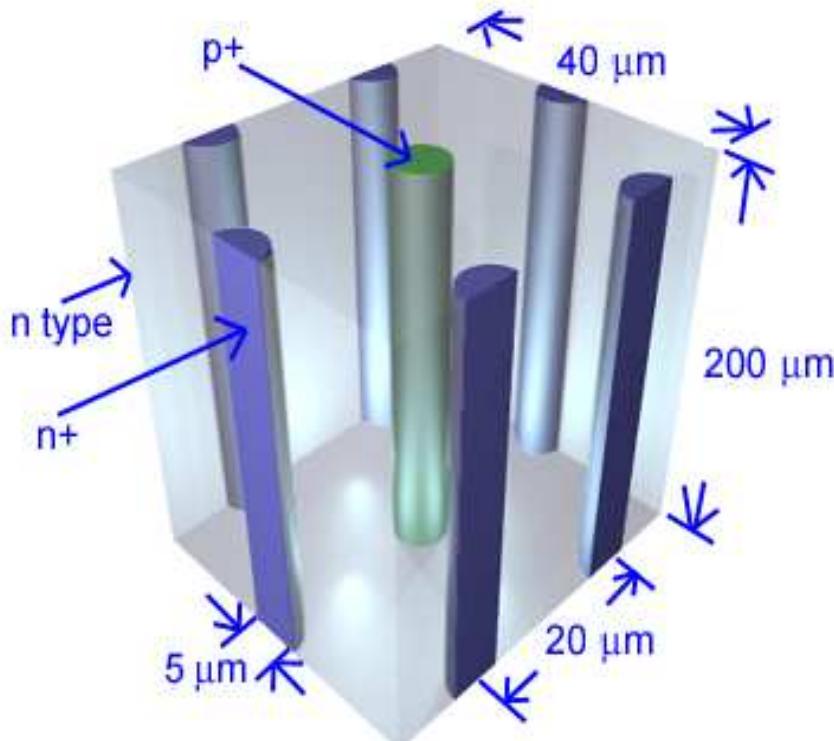
Silicon Driftchambers



- readout-electrode decoupled from sensitive volume
- relatively small capacitance (low noise)
- resolution $\approx 10\mu\text{m}$ for 5-10cm drift distance
- dE/dx measurement (STAR heavy-ion)
- drift velocity must be known very well
- not radiation hard

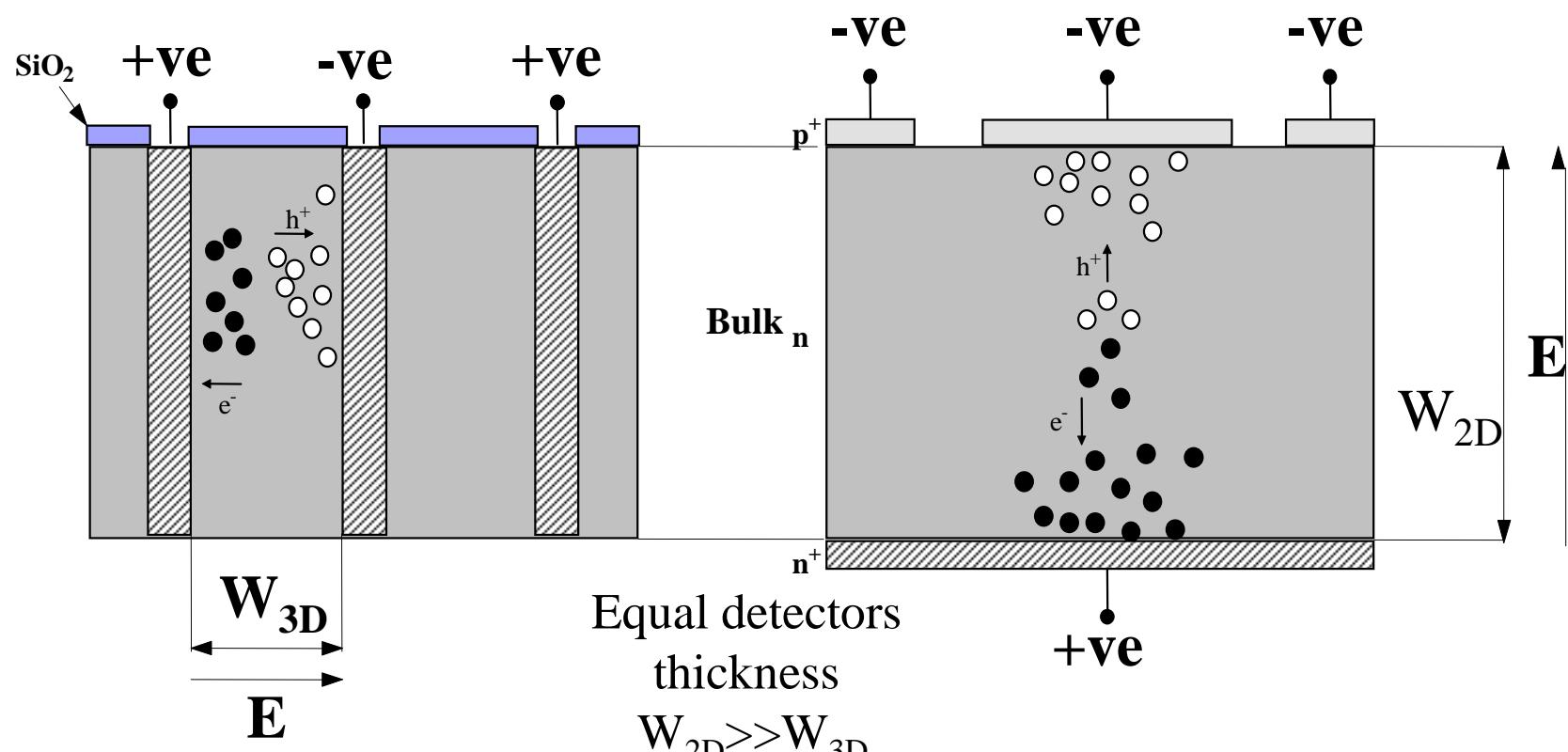


The 3-D device



- Co-axial detector
 - Arrayed together
- Micron scale
 - USE Latest MEM techniques
- Pixel device
 - Readout each p+ column
- Strip device
 - Connect columns together

Operation of 3D



Carriers swept horizontally
Travers short distance between electrodes

Carriers drift total
thickness of material

Advantages of 3D

- If electrodes are close
 - Low full depletion bias
 - Low collection distances
 - Thickness NOT related to collection distance
 - No charge spreading
 - Fast charge sweep out

CMOS MAPS

Use epitaxial layer of CMOS low-resistivity substrate to collect charge (thermal diffusion)

Potential for low cost and very small thickness (reduced substrate).

Radiation hard if using sub-micron CMOS process

Low power-consumption (circuitry active only during read-out)

Until now: minuscule pixel size (a few μm) prevents usage
in large system

